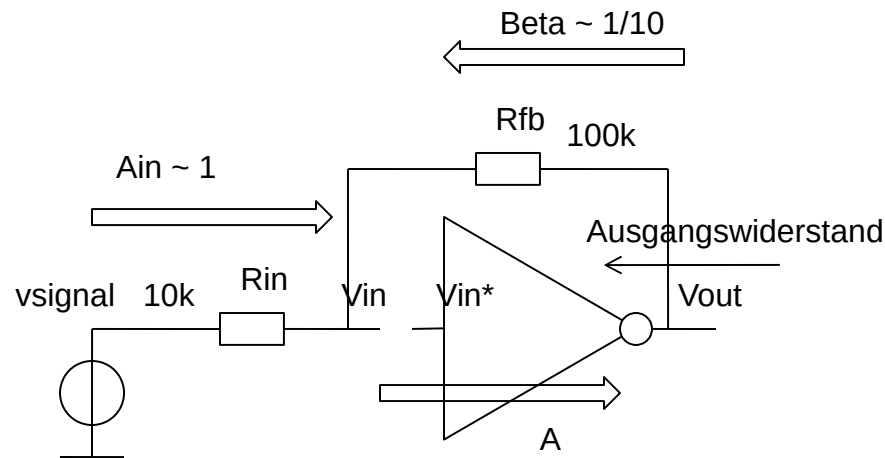


Vorlesung 5 (Version 2.12)

• ...

$$A_F = \frac{FF + A_{IN} A}{1 - \beta A}$$



$$A_F = \frac{FF + A_{IN} A}{1 - \beta A} \rightarrow \frac{A_{IN}}{-\beta} = - \frac{\frac{R_{FB}}{R_{IN} + R_{FB}}}{\frac{R_{IN}}{R_{IN} + R_{FB}}} = - \frac{R_{FB}}{R_{IN}}$$

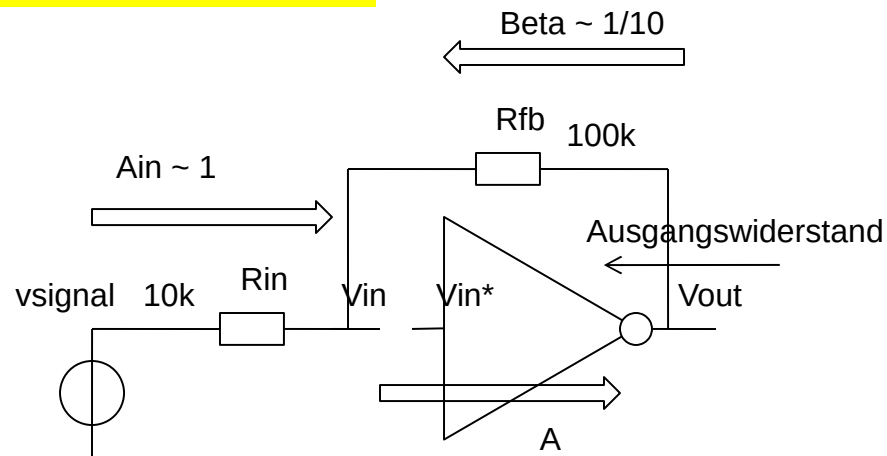
• ...

$$R_{OUT} = R_0 \frac{1 - \beta A_{SC}}{1 - \beta A_{OC}}$$

$$\beta A_{SC} = 0$$

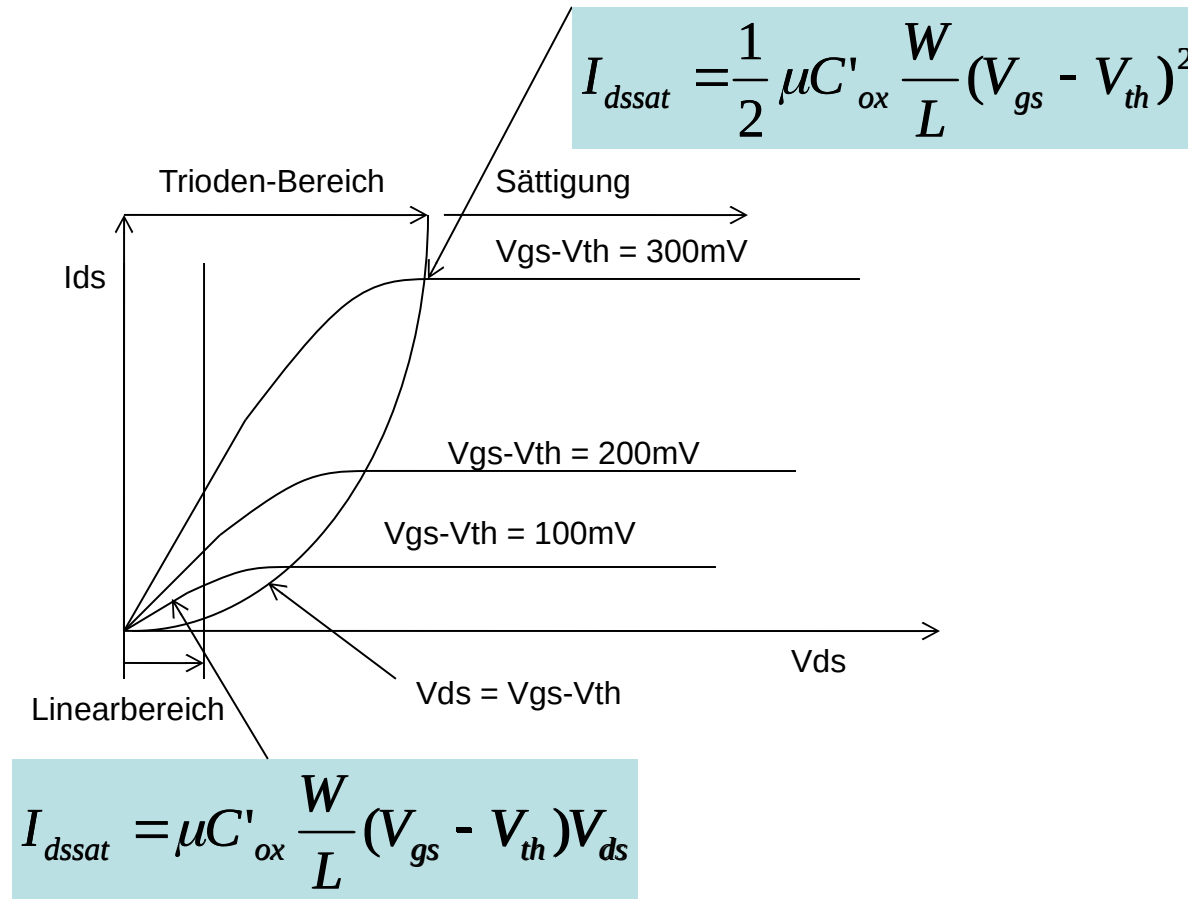
$$\beta A_{OC} = -\beta A \sim -A/10$$

$$R_{OUTFB} = R_{OUT} / \beta A \sim R_{OUT} / 10$$

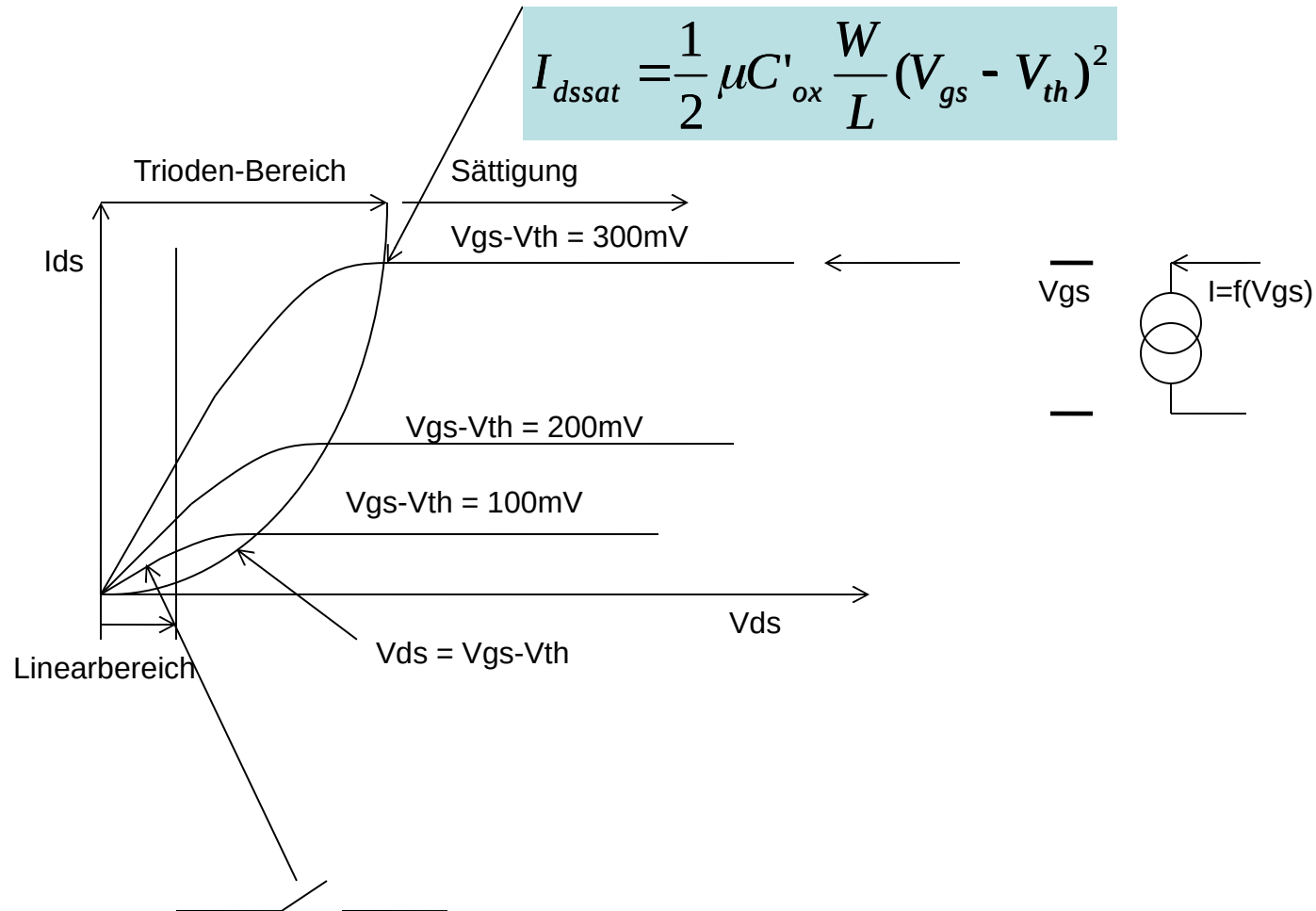


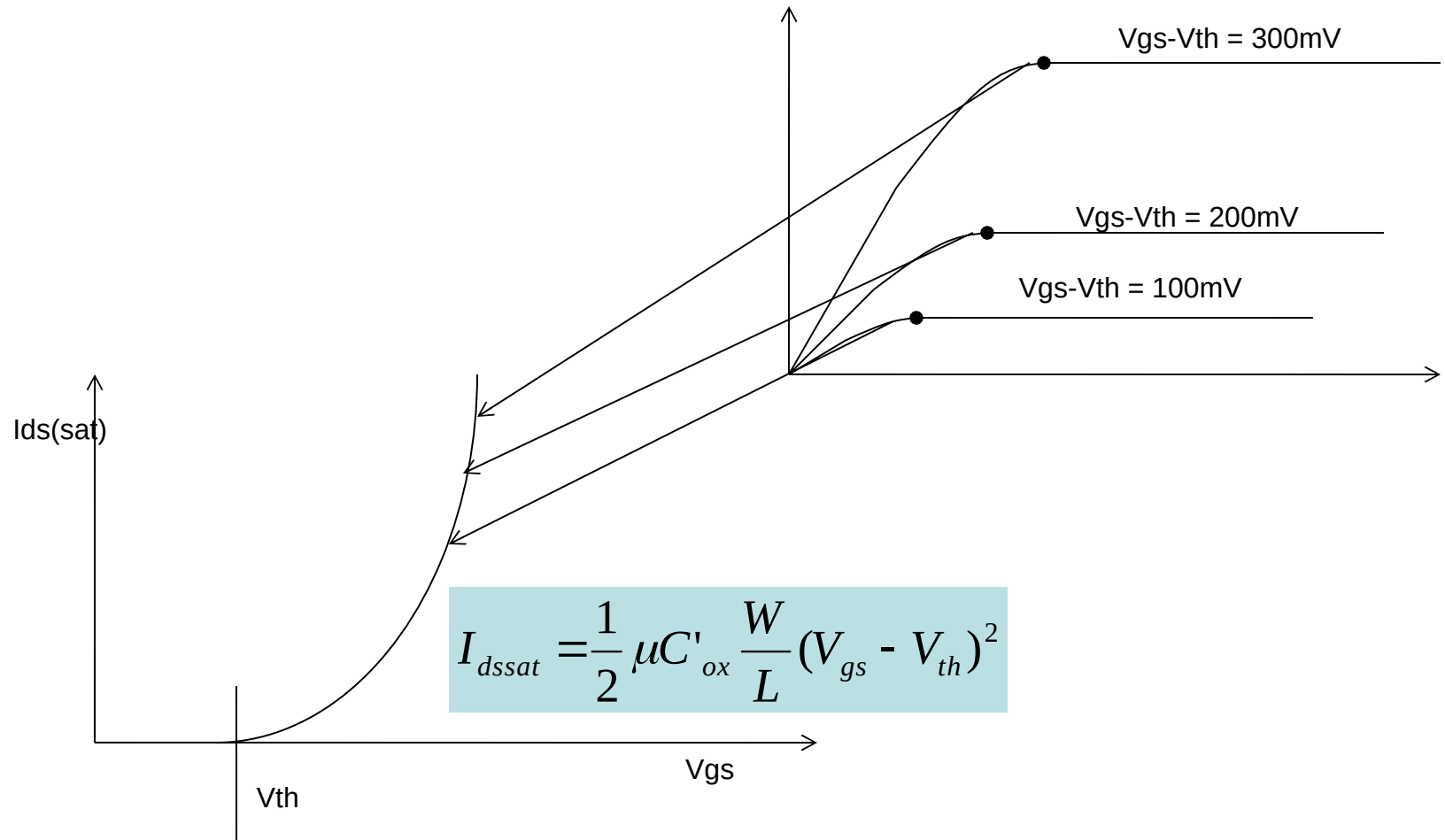
Ids (Vds) Kennlinie

- Zwei Spannungen – Vgs und Vds und zwei Ströme Ids und Igs (**Igs = 0**) (Gate Cap)
- Ids als Funktion von Vds für verschiedene Vgs (Ausgangskennlinien)
- Sättigungsbereich

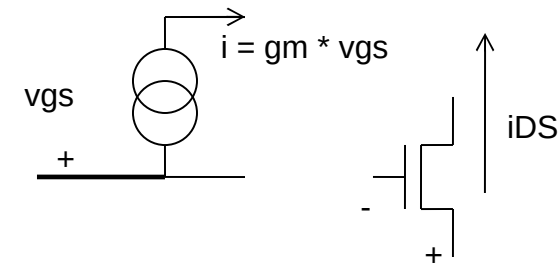
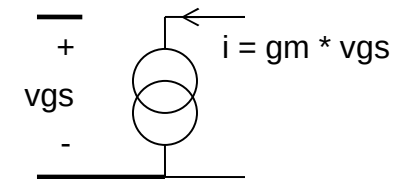
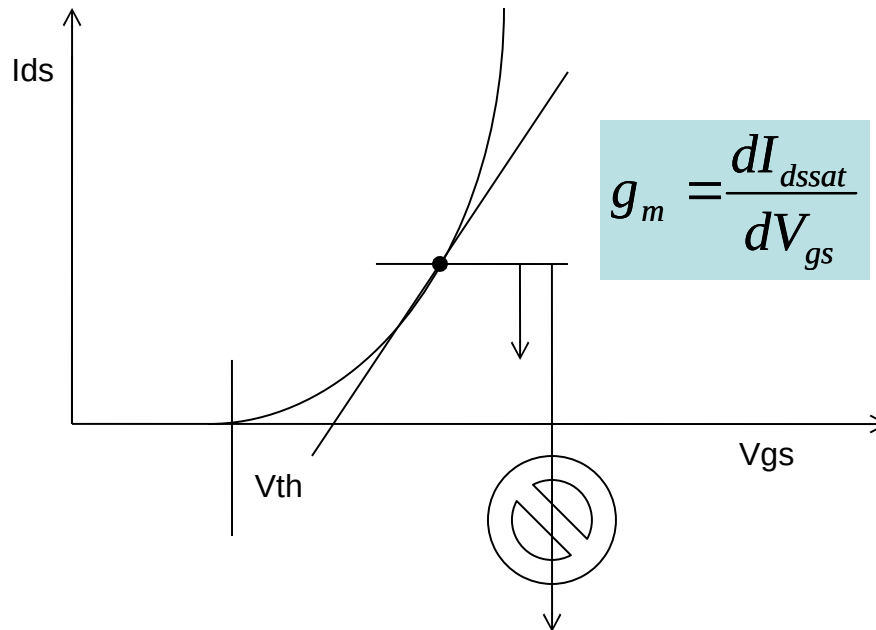


- Sättigung: Strom von Vds praktisch unabhängig - Stromquelle

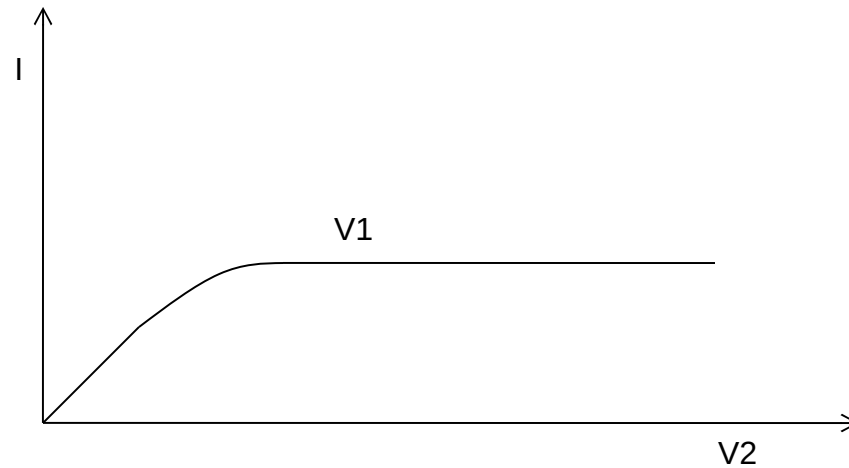
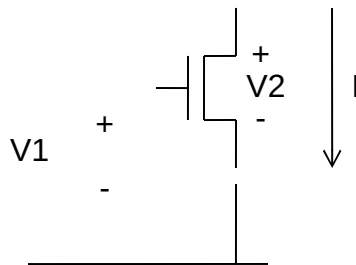
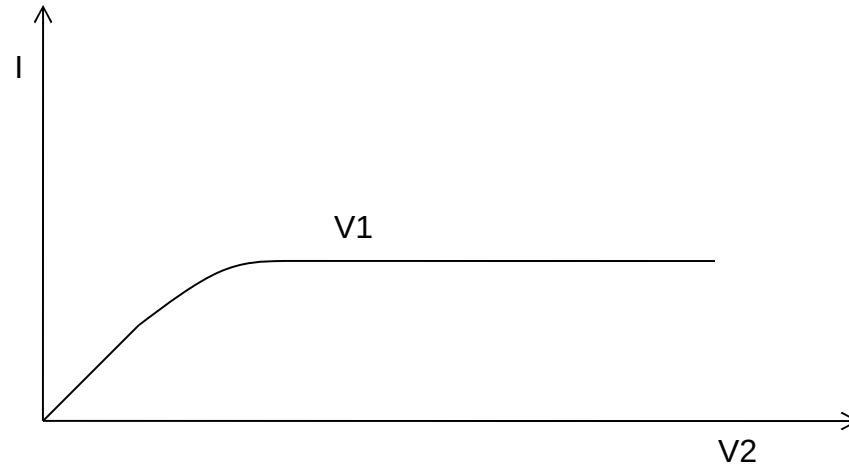
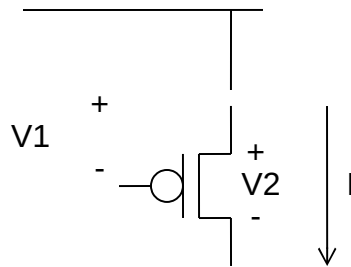




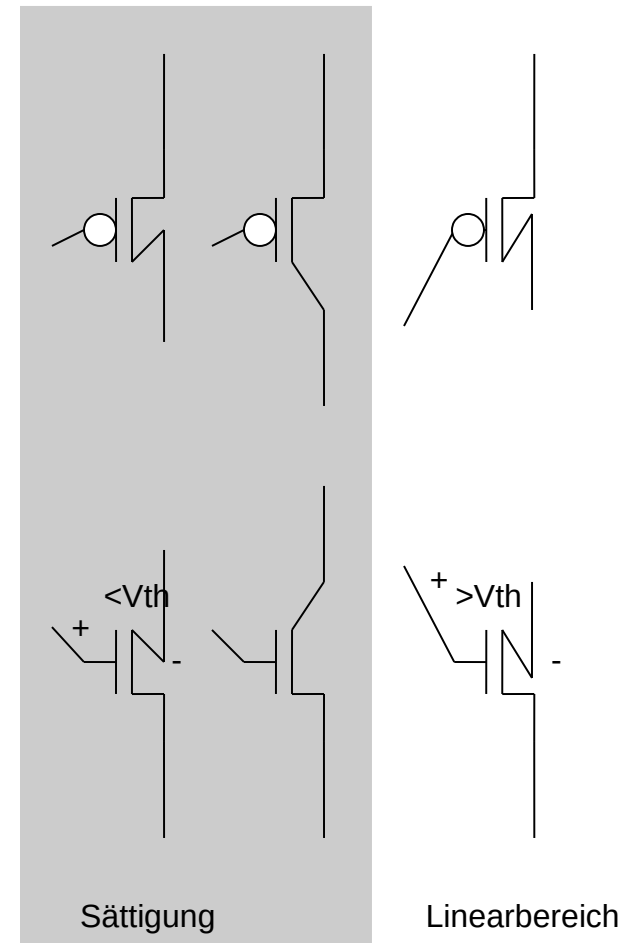
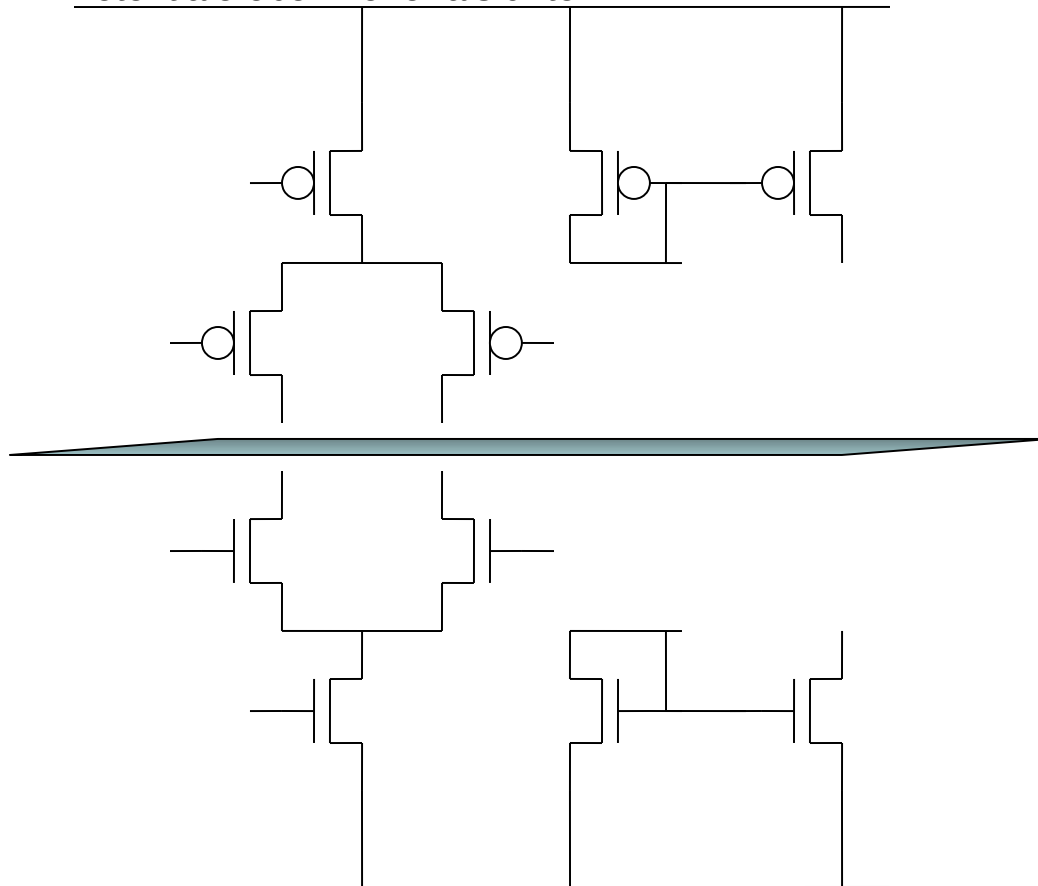
- Die Eingangskennlinie wird im Bereich um den Arbeitspunkt linearisiert -> Kleinsignalmodell
- Steigung der Linie dI_{Dsat}/dV_{GS} nennen wir die Transkonduktanz (Leitwert)
- Kleinsignalmodelle gelten nur unter bestimmten Bedingungen



- PMOS und NMOS Kennlinien sind gleich aber die Indizes bei den Spannungen und Strömen sollen vertauscht werden

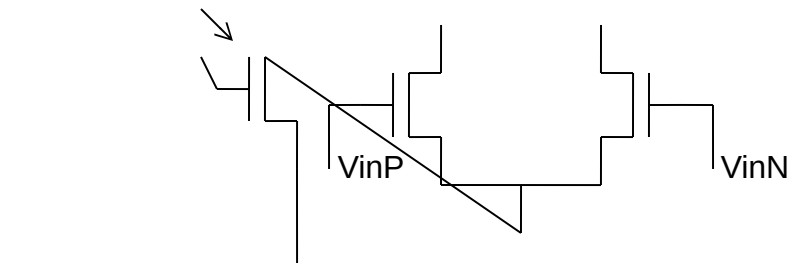


- NMOS und PMOS Schaltungen sind in der Regel Spiegelsymmetrisch
- Ströme fließen von oben nach unten
- Potentiale oben höher als unten

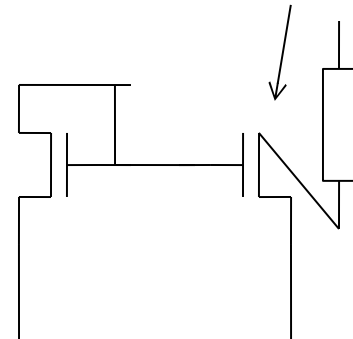


- ...

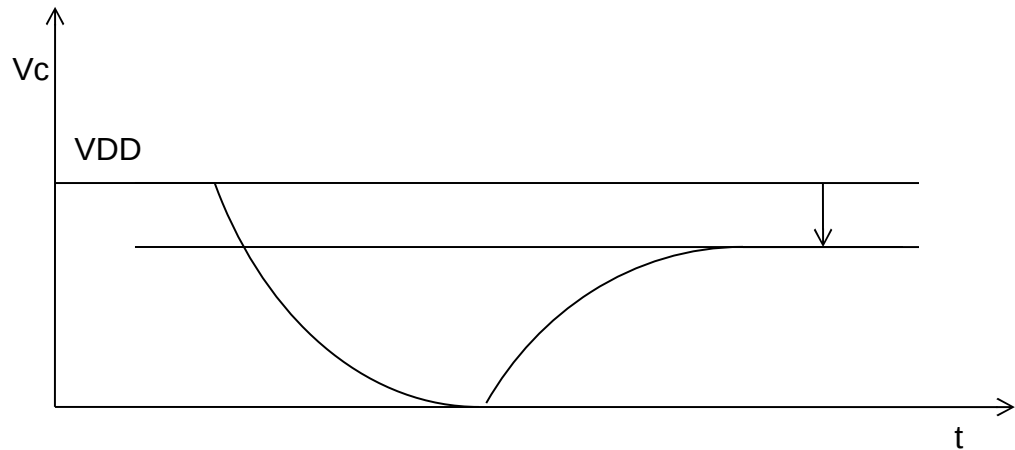
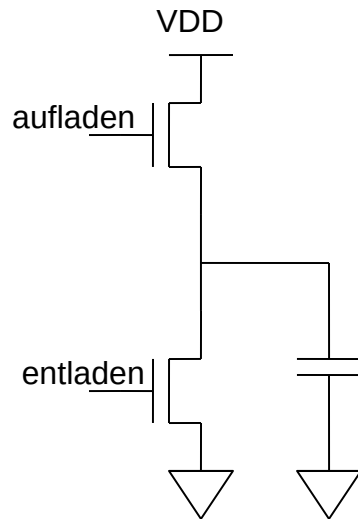
Nicht in Sättigung wenn $V_{inP/N}$ zu klein



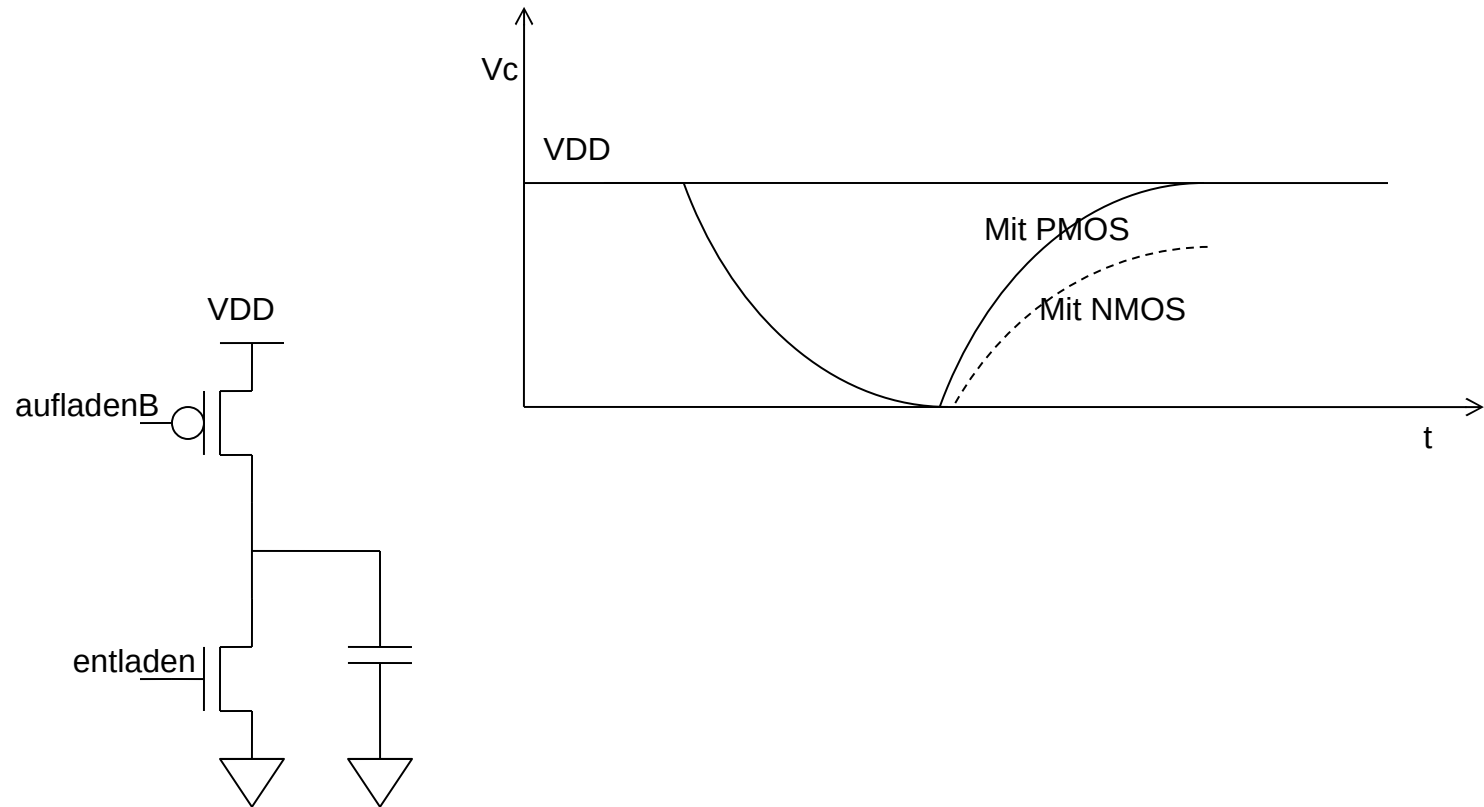
Nicht in Sättigung wenn V_{out} zu klein



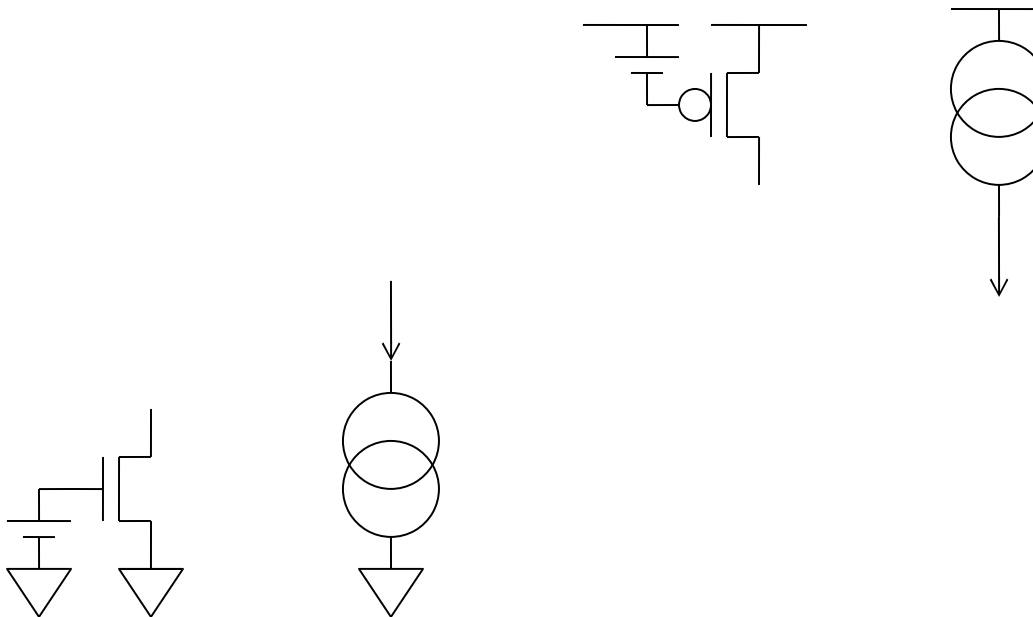
- NMOS
- Ein NMOS kann leiten nur wenn Source-Potential niedrig genug ist ($< V_{DD} - V_{th}$)
- NMOS Source ist oft an GND angeschlossen



- PMOS



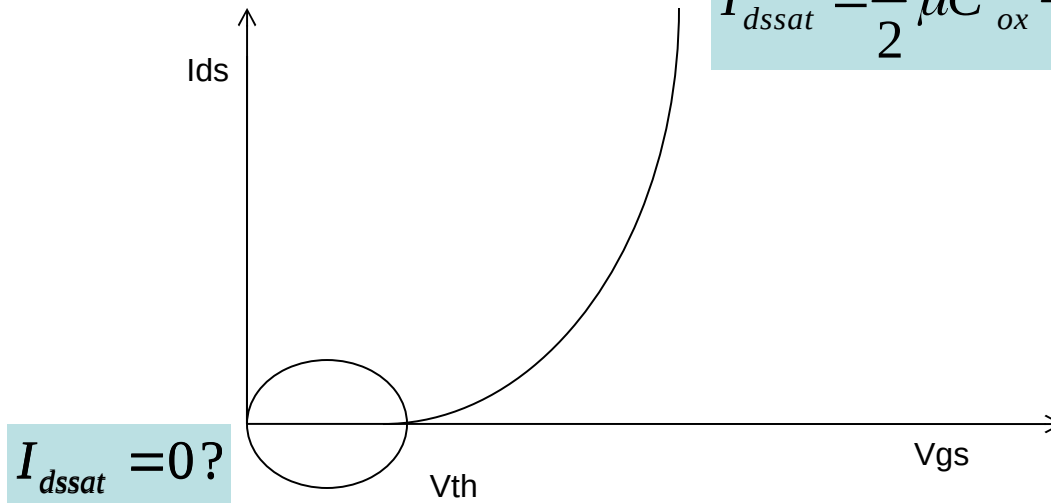
- Stromquellen
- PMOS Stromquelle: Strom fließt aus VDD heraus
- NMOS Stromquelle: Strom fließt in GND hinein



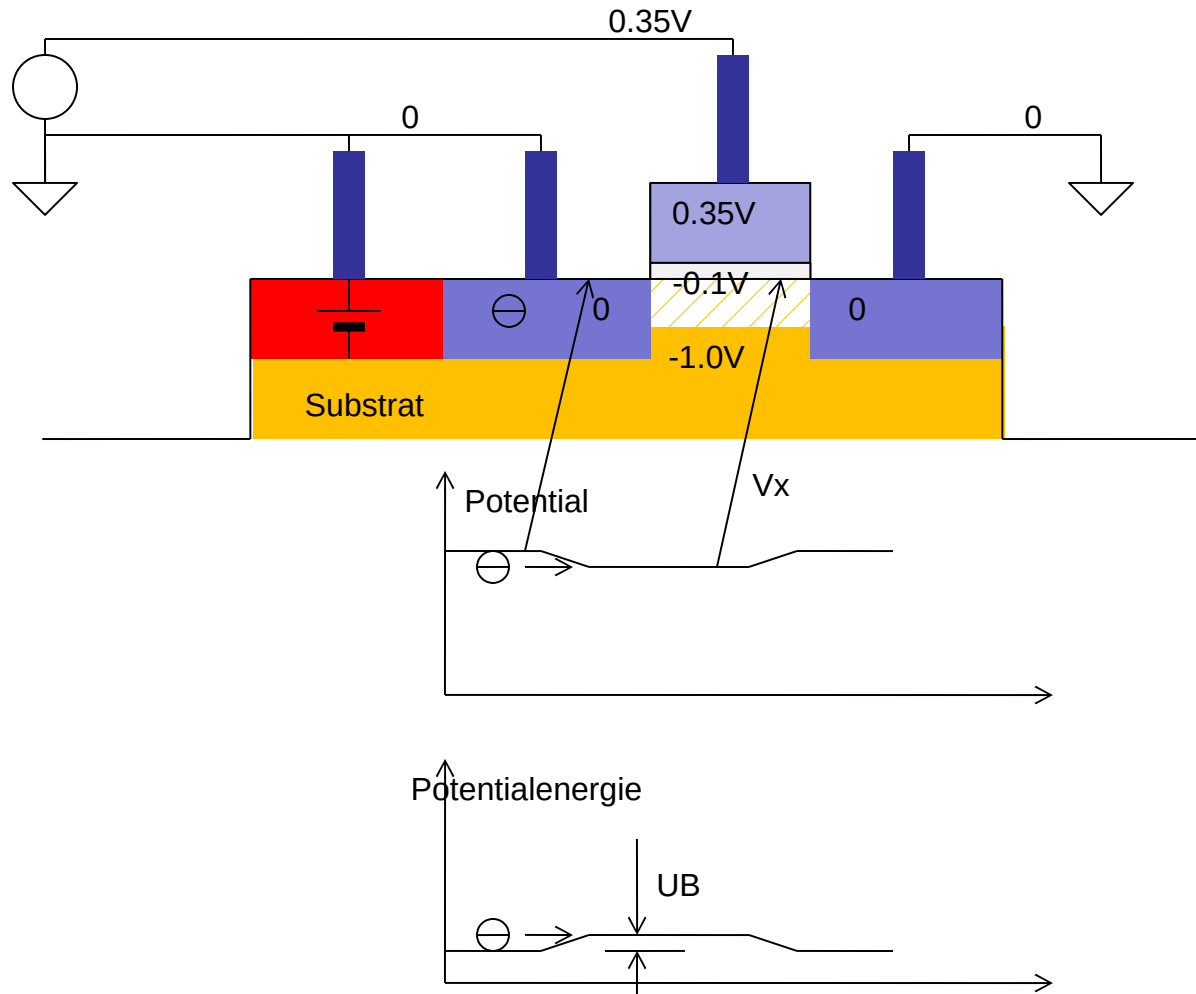
Genaueres MOSFET Modell (für fortgeschrittene)

- Formel für I_{dssat} : $I_{dssat} = 0$ für $V_{gs} < V_{th}$

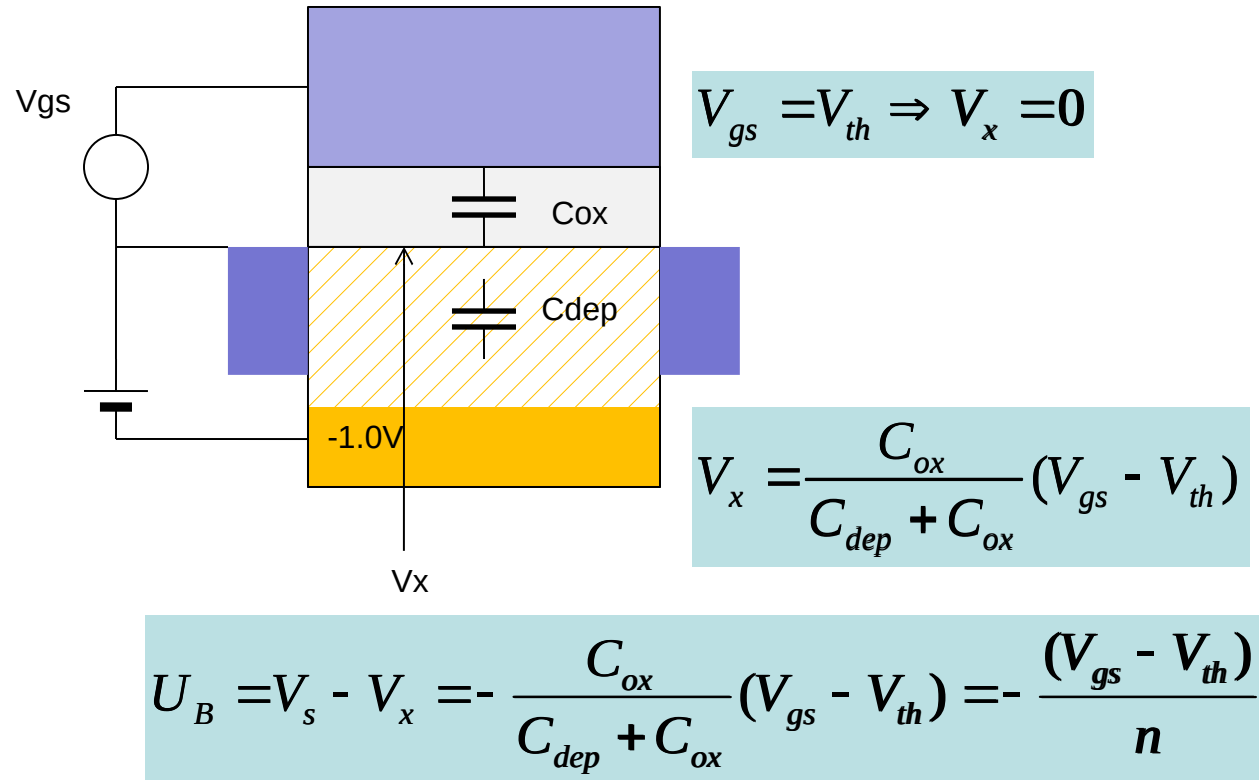
$$I_{dssat} = \frac{1}{2} \mu C'_{ox} \frac{W}{L} (V_{gs} - V_{th})^2$$



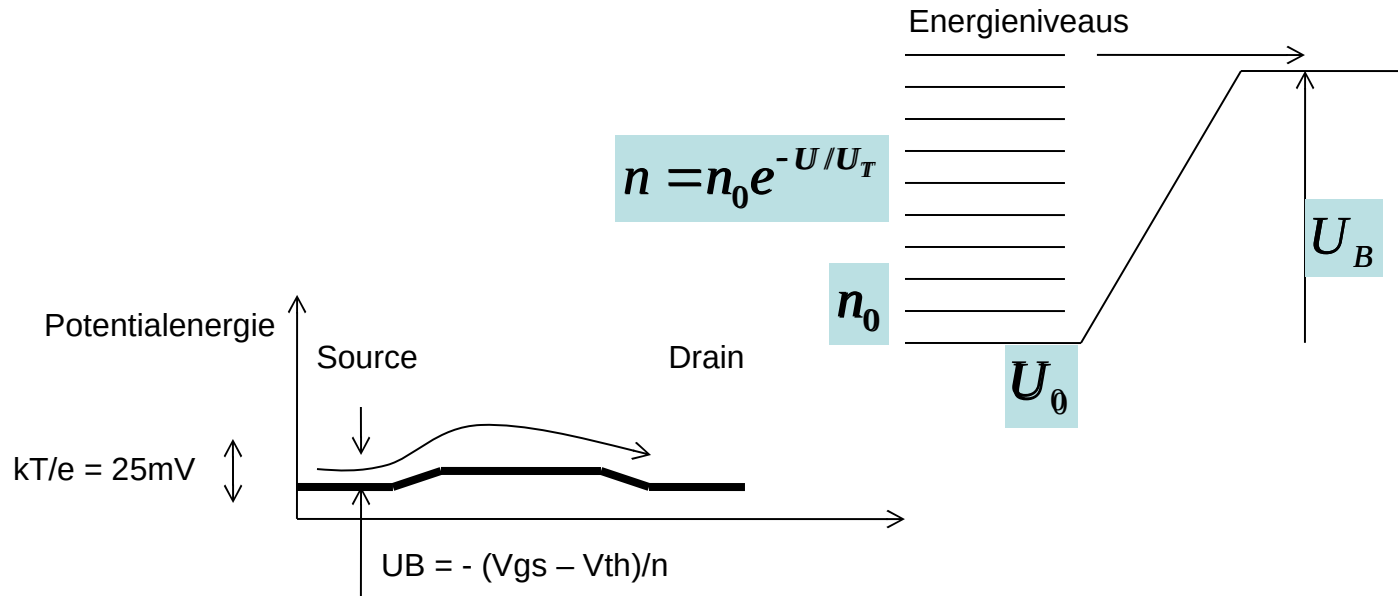
- Höhe der Barriere U_B ist die Differenz vom Source Potential V_s und dem Potential von Silizium unterhalb SiO_2 V_x



• ...

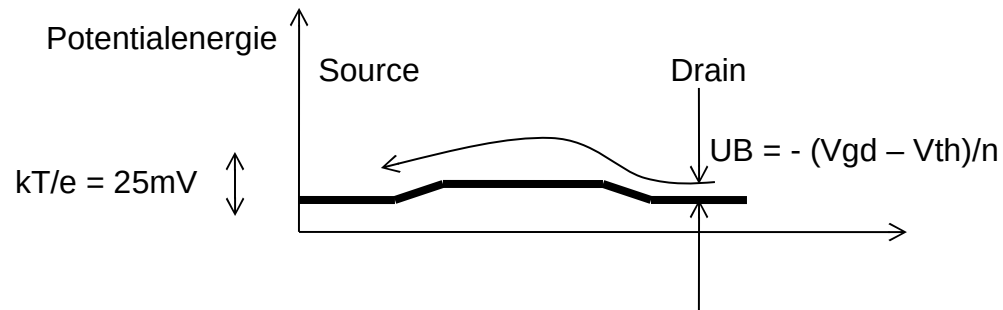


- Die Wahrscheinlichkeit, dass ein Elektron mit der thermischen Energie $\sim U_T$ die Barriere U_B überwindet ist ungefähr: $\exp(-U_B/U_T)$ ($U_T = 25\text{mV}$ @ $T=20^\circ\text{C}$)
- Source $\rightarrow$ Drain Elektronenfluss



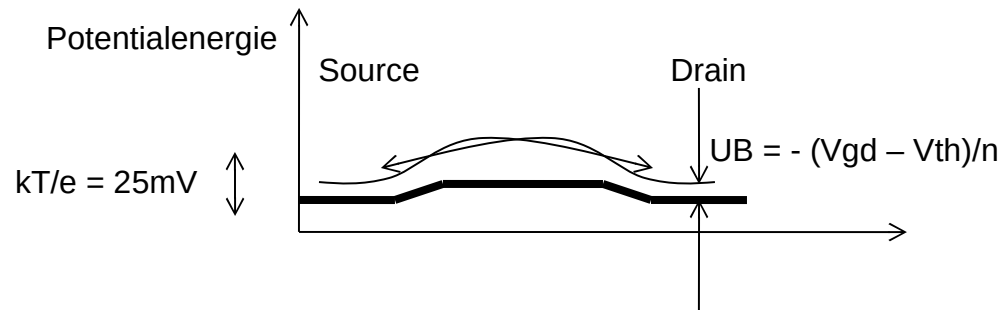
$$\Phi_{sd} = \text{const} \cdot e^{-U_B/U_T} = \text{const} \cdot e^{(V_{gs} - V_{th})/nU_T}$$

- Ähnliche Gleichung für Drain -> Source Elektronenfluss



$$\Phi_{ds} = \text{const} \cdot e^{-U_B/U_T} = \text{const} \cdot e^{(V_{gd} - V_{th})/nU_T}$$

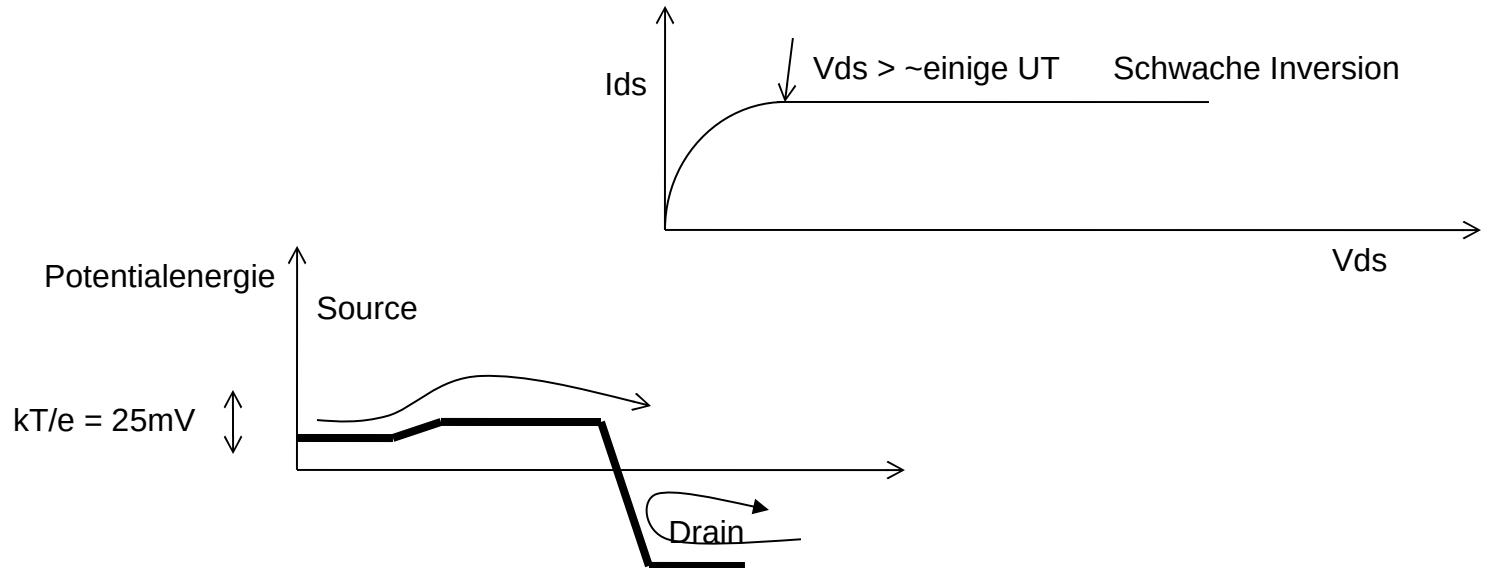
- Wenn $V_{ds} = 0$: $I_{ds} = 0$



$$I_{ds} = e(\Phi_{sd} - \Phi_{ds}) = 0$$

- Für $V_{ds} > 0$ steigt die Drain-Barriere um V_{ds}
- Für $V_{ds} > \text{einige } U_T$: Fluss von der Drain-Seite verschwindet

Starke Inversion
 $V_{ds} > V_{gs} - V_{th}$

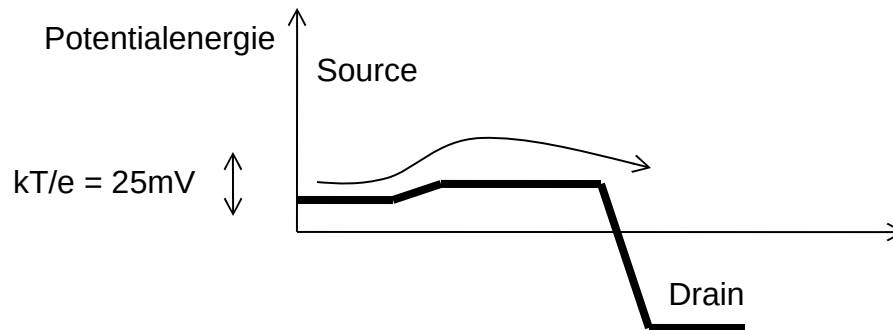


$$I_{ds} = \text{const} \cdot \left(e^{(V_{gs} - V_{th})/nU_T} - e^{(V_{gd} - V_{th})/nU_T} \right)$$



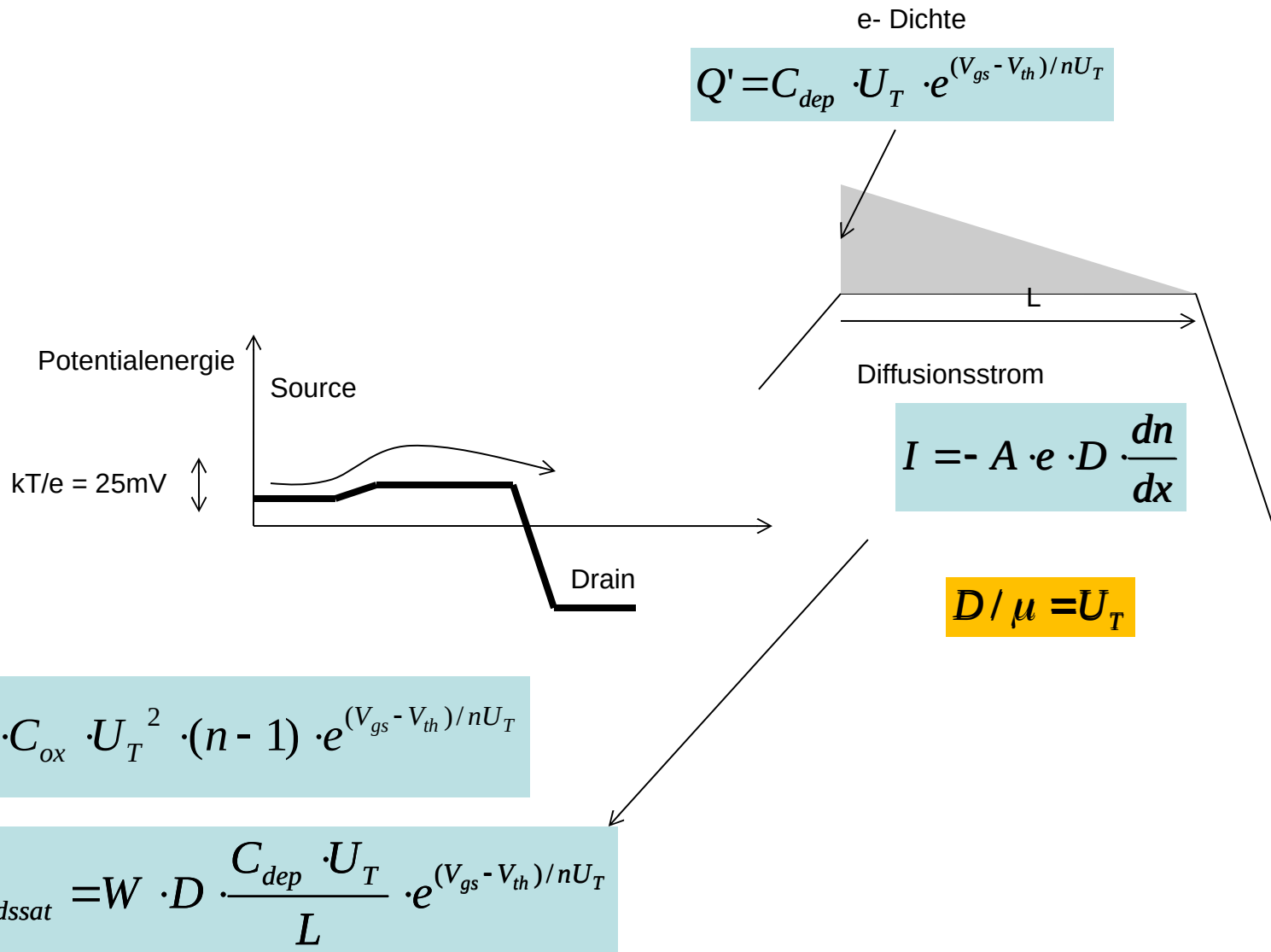
$$I_{ds} = \text{const} \cdot e^{(V_{gs} - V_{th})/nU_T} \left(1 - e^{-V_{ds}/nU_T} \right)$$

• ...

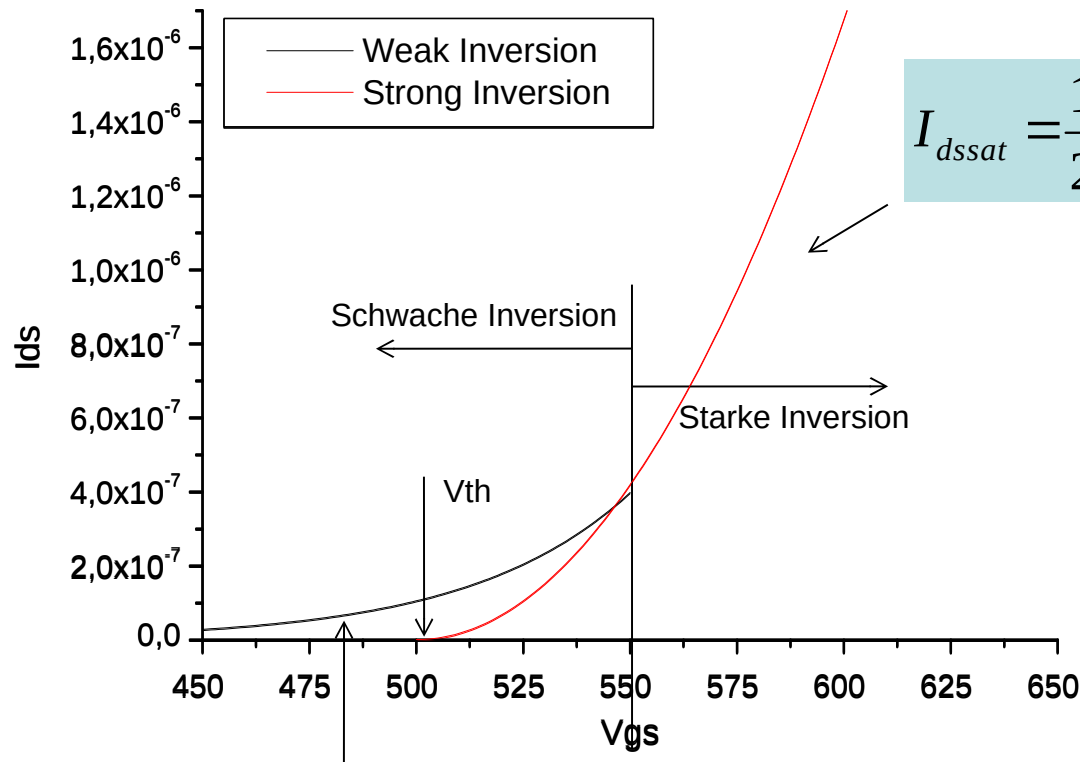


$$I_{dssat} = \frac{W}{L} \cdot \mu \cdot C_{ox} \cdot U_T^2 \cdot (n - 1) \cdot e^{(V_{gs} - V_{th})/nU_T}$$

• ...



- Ein Transistor ist nie wirklich aus
- Für $V_{gs} = V_{th}$, fließt bereits ein Strom von etwa $W/L \cdot 100\text{nA}$
- DRAM Zelle mit 10fF Kapazität – 100nA – 100ns



$$I_{dssat} = \frac{1}{2} \mu C'_{ox} \frac{W}{L} (V_{gs} - V_{th})^2$$

$$I_{dssat} = \frac{W}{L} \cdot \mu \cdot C'_{ox} U_T^2 \cdot (n - 1) \cdot e^{(V_{gs} - V_{th})/nU_T}$$

- Transkonduktanz: dI_{dssat}/dV_{gs}
- Transistor breiter und kürzer $\rightarrow g_m$ höher?

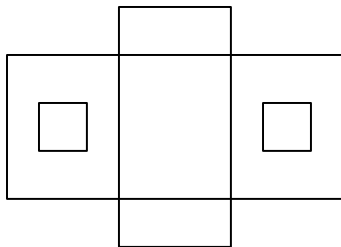
Starke Inv.

$$I_{dssat} = \frac{k}{2} \frac{W}{L} (V_{gs} - V_{th})^2 \rightarrow g_m = \sqrt{2kI_{dssat}} \cdot (W/L)$$

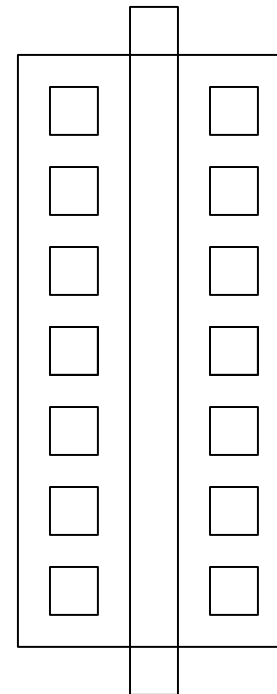
Schwache Inv.

$$I_{dssat} = \text{const} \cdot e^{(V_{gs} - V_{th})/nU_T}$$

$$g_m = I_{dssat} / nU_T$$

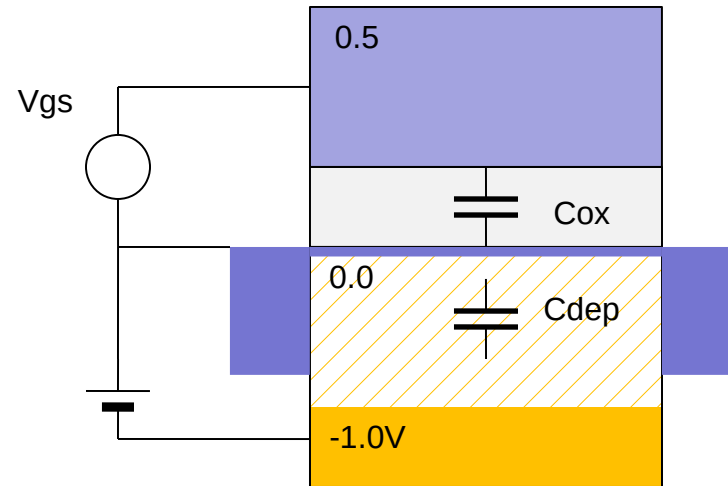


$$g_m = \sqrt{2kI_{dssat}} (W/L)$$

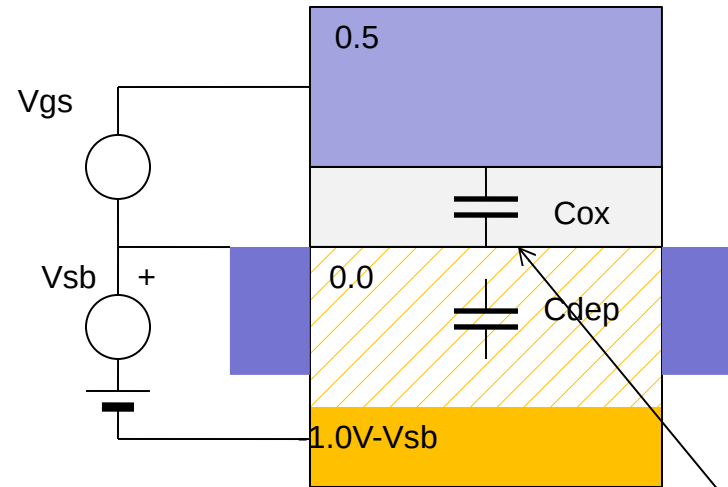


$$g_m = I_{dssat} / nU_T$$

- Bisher: Source und Substratkontakt auf 0V
- $V_{gs} \sim > V_{th}$
- Kanal

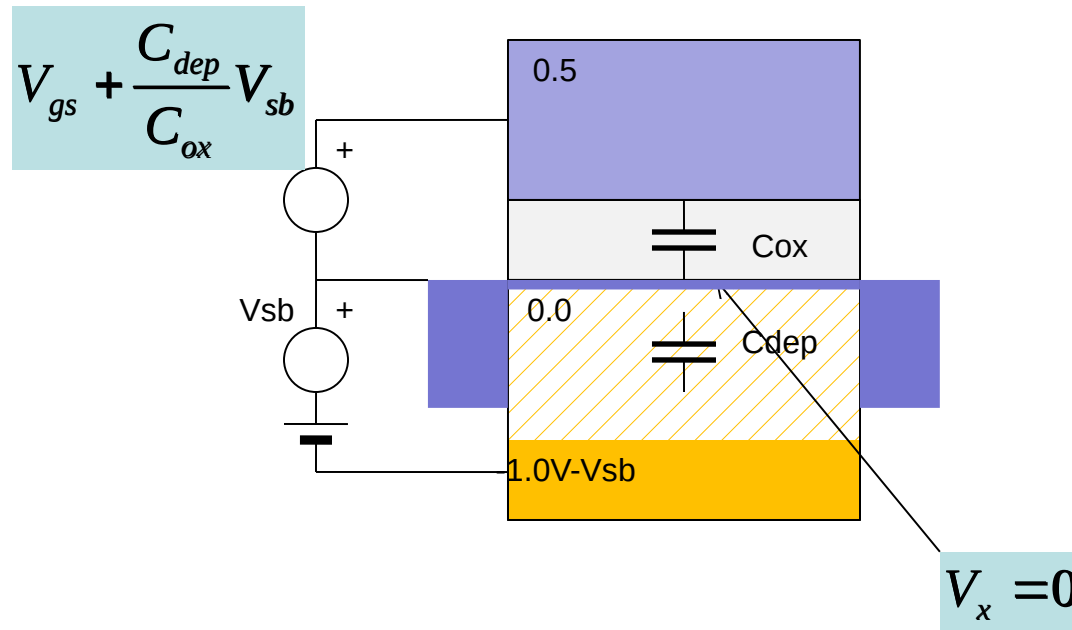


- Jetzt: Substratkontakt < 0V
- kapazitiver Spannungsteiler
- zu niedrig für die Kanalbildung



$$V_x = - \frac{C_{dep}}{C_{dep} + C_{ox}} V_{sb}$$

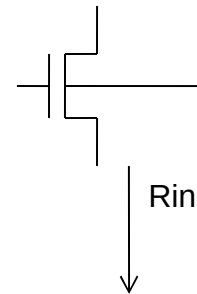
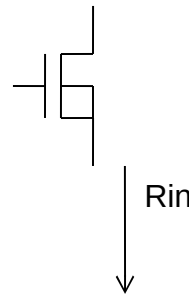
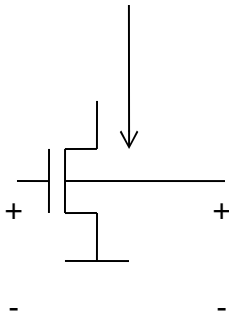
- V_{gs} muss höher sein um Kanal zu erzeugen $\rightarrow V_{th}$ ist höher



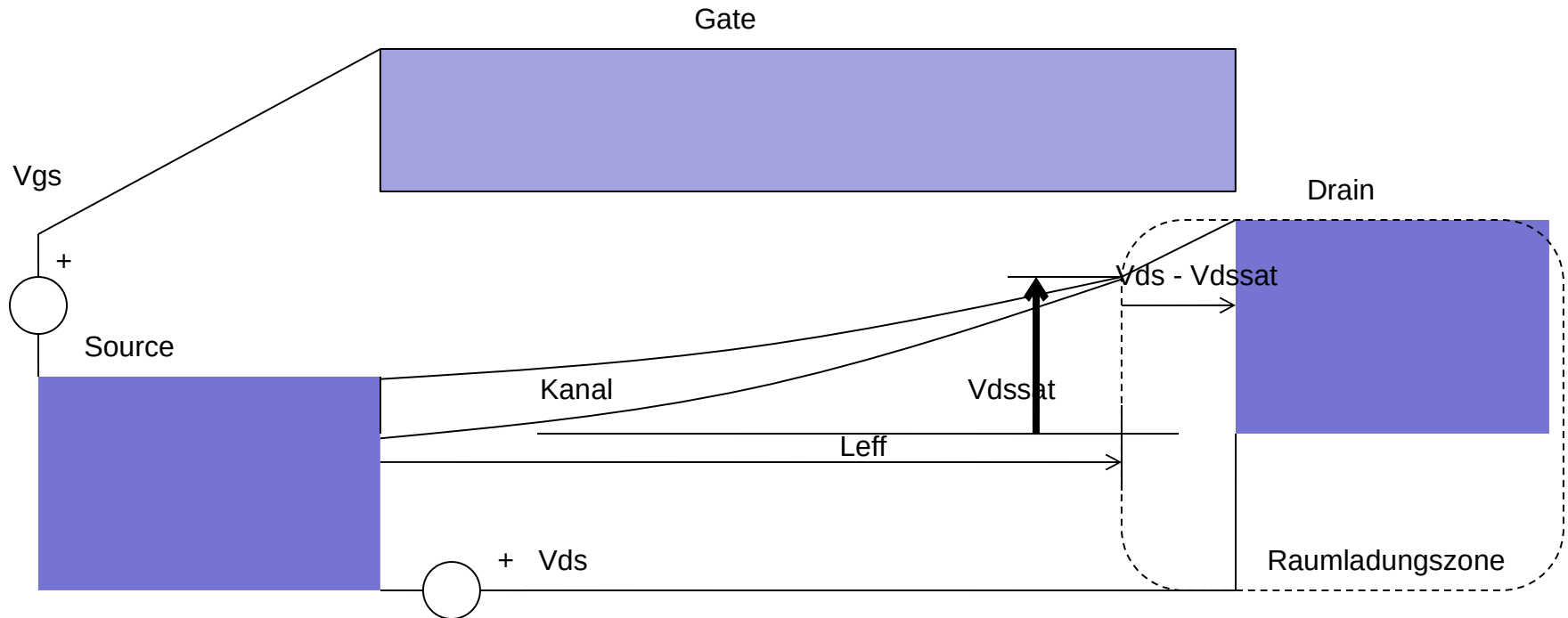
- Substratpotential (V_b) beeinflusst den Transistorstrom auf ähnliche Weise wie Gate, nur um etwa Faktor $C_{dep}/C_{ox} = 0.5$ schwächer

$$I_{dssat} = \frac{1}{2} \mu C'_{ox} \frac{W}{L} (V_{gs} - V_{th0} - 0.5V_{sb})^2$$

$$I_{dssat} = \frac{1}{2} \mu C'_{ox} \frac{W}{L} (V_{gs} + 0.5V_{bs} - V_{th0})^2$$



- Wie lang ist der Kanal?
- L - Raumladungszone
- Die Größe der Raumladungszone hängt von der Überspannung $V_{ds} - V_{dssat}$



• ...

$$I_{dssat} = \frac{1}{2} \mu C'_{ox} \frac{W}{L} (V_{gs} - V_{th})^2$$

$$I_{ds} (V_{ds} - V_{dssat}) = I_{dssat} + \frac{\partial I_{dssat}}{\partial L} \Delta L (V_{ds} - V_{dssat})$$

Reihenentwicklung

$$I_{ds} (V_{ds} - V_{dssat}) = I_{dssat} \left(1 + \frac{\Delta L}{L}\right)$$

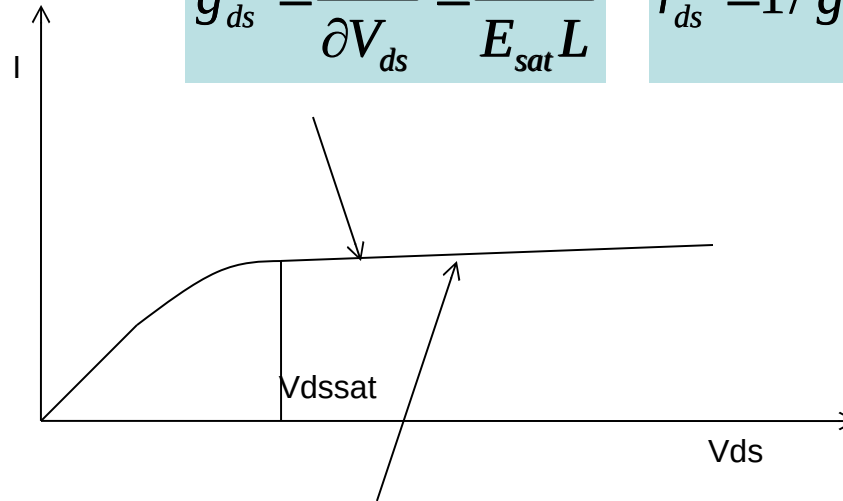
Annahme

$$\Delta L \sim (V_{ds} - V_{dssat}) / E_{sat}$$



$$I_{ds} = I_{dssat} \left(1 + (V_{ds} - V_{dssat}) / E_{sat} L\right)$$

• ...



$$g_{ds} = \frac{\partial I_{ds}}{\partial V_{ds}} = \frac{I_{dssat}}{E_{sat} L}$$

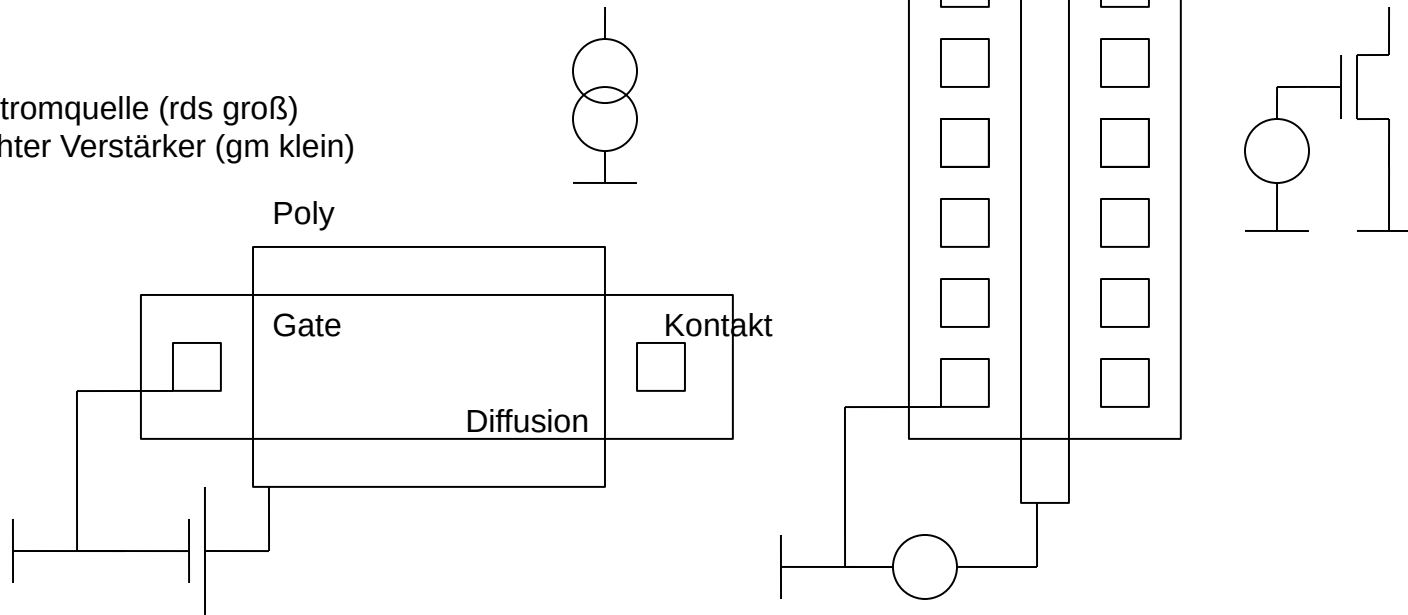
$$r_{ds} = 1 / g_{ds} = \frac{E_{sat} L}{I_{dssat}}$$

$$I_{ds} = I_{dssat} (1 + (V_{ds} - V_{dssat}) / E_{sat} L)$$

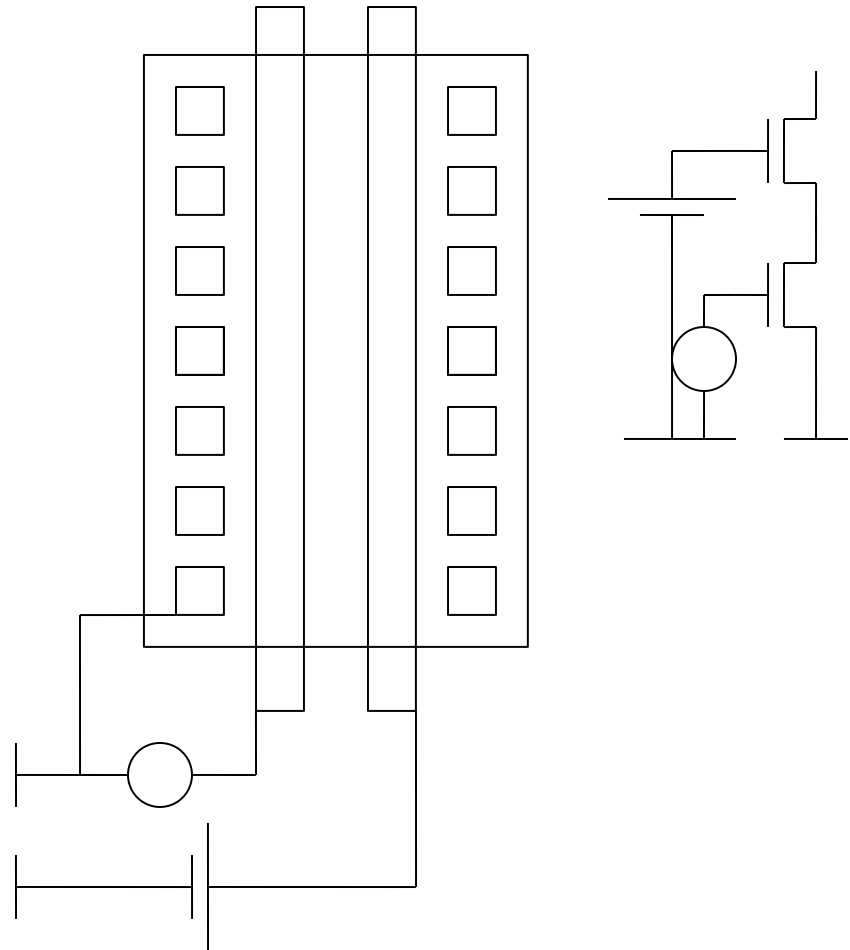
• ...

L klein
Schlechte Stromquelle (rds klein)
Guter Verstärker (gm groß)

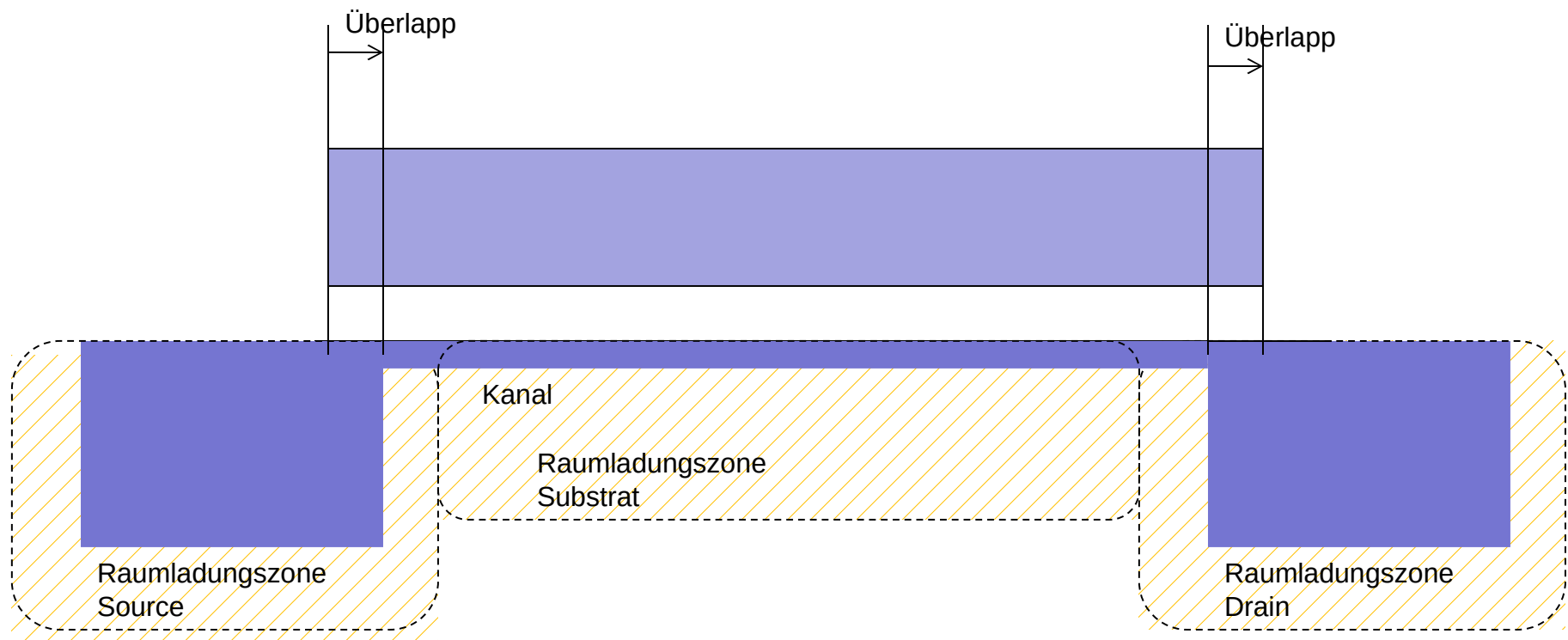
L groß
Gute Stromquelle (rds groß)
Schlechter Verstärker (gm klein)



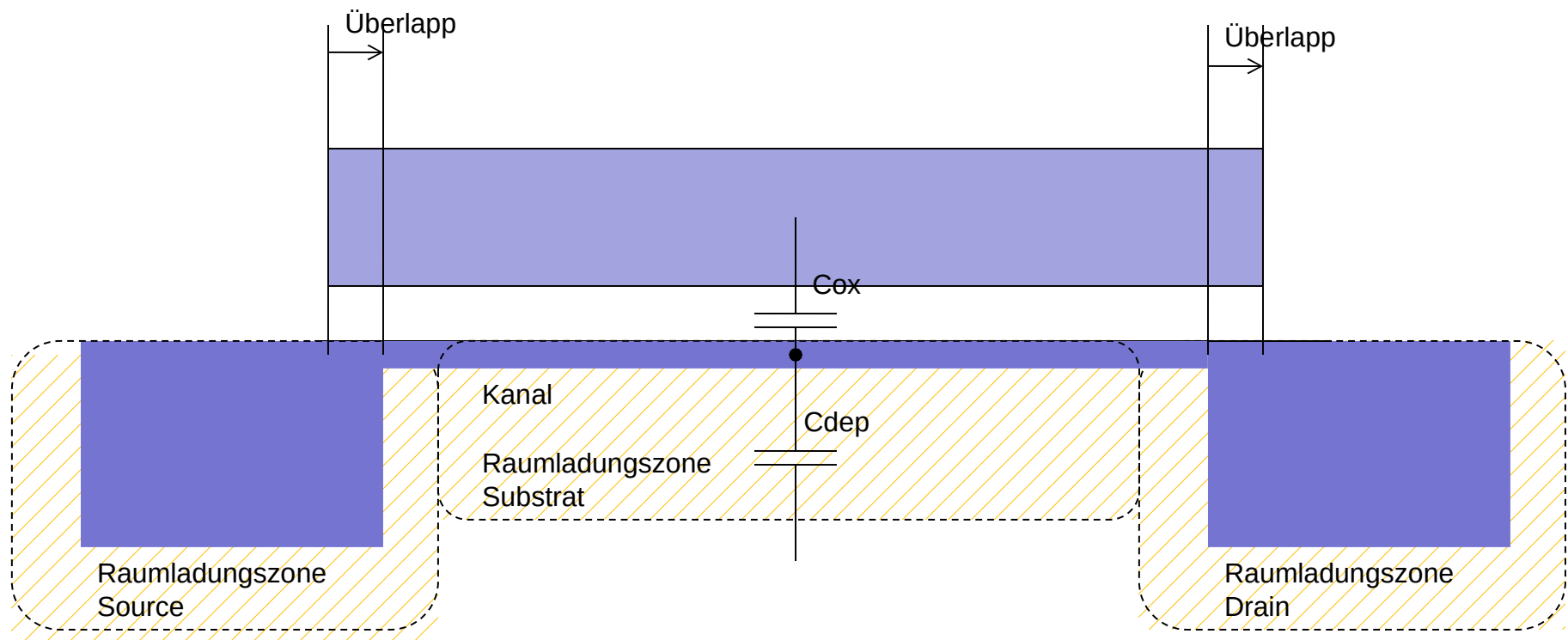
Kaskode (wird später erklärt)
Gute Stromquelle (rout groß)
Guter Verstärker (gm groß)



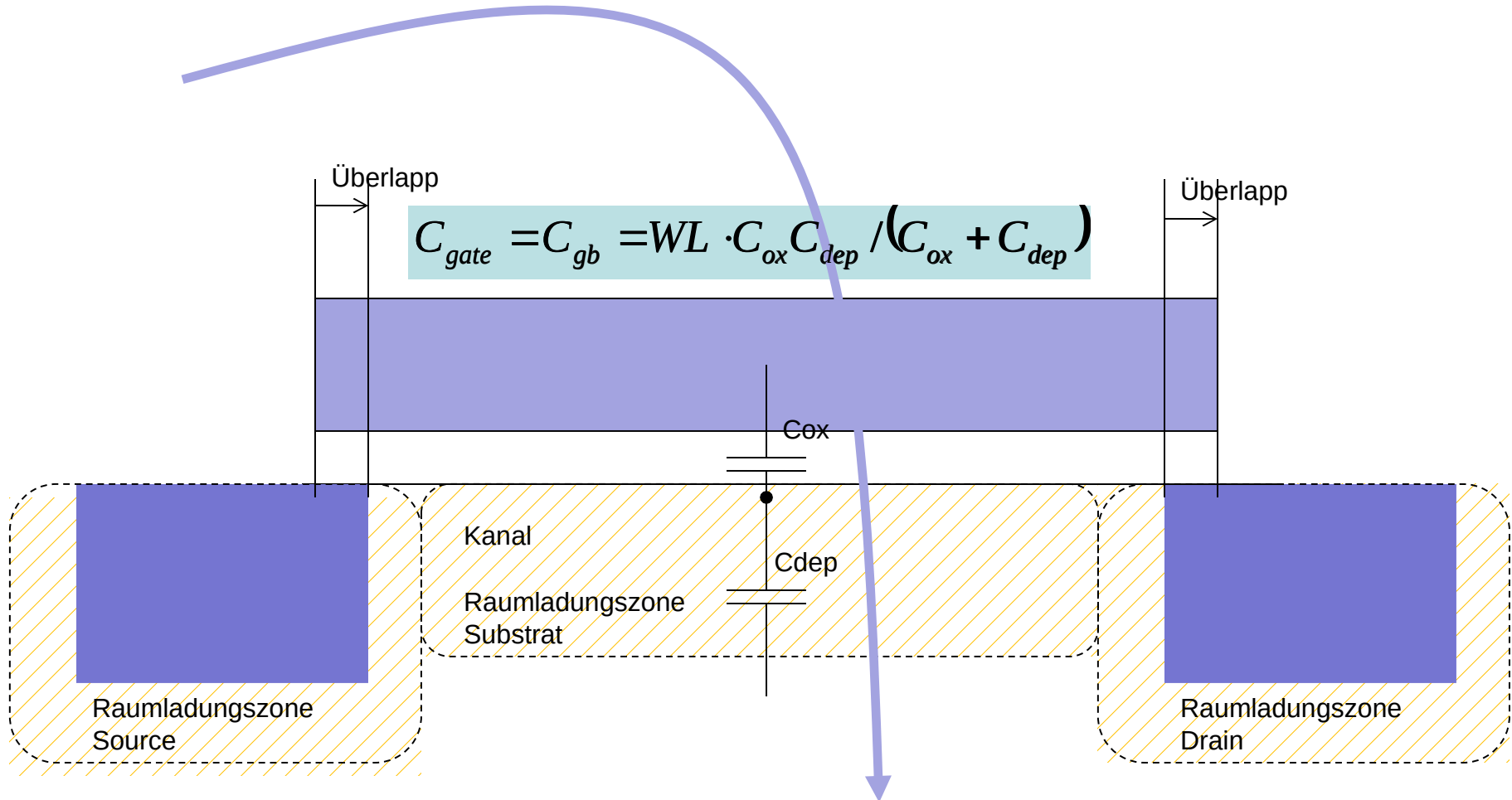
- In der Transistorstruktur haben wir an mehreren Stellen Raumladung
- Die Ladungsmengen hängen von Spannungen zwischen den Transistorelektroden. Deshalb entstehen Kapazitäten
- Die Beziehungen zwischen Ladungsmengen und Spannungen sind in der Regel nichtlinear. Für das Kleinsignalmodell werden deshalb so genannte dynamische Kapazitäten als $dQ(V)/dV$ im definiert



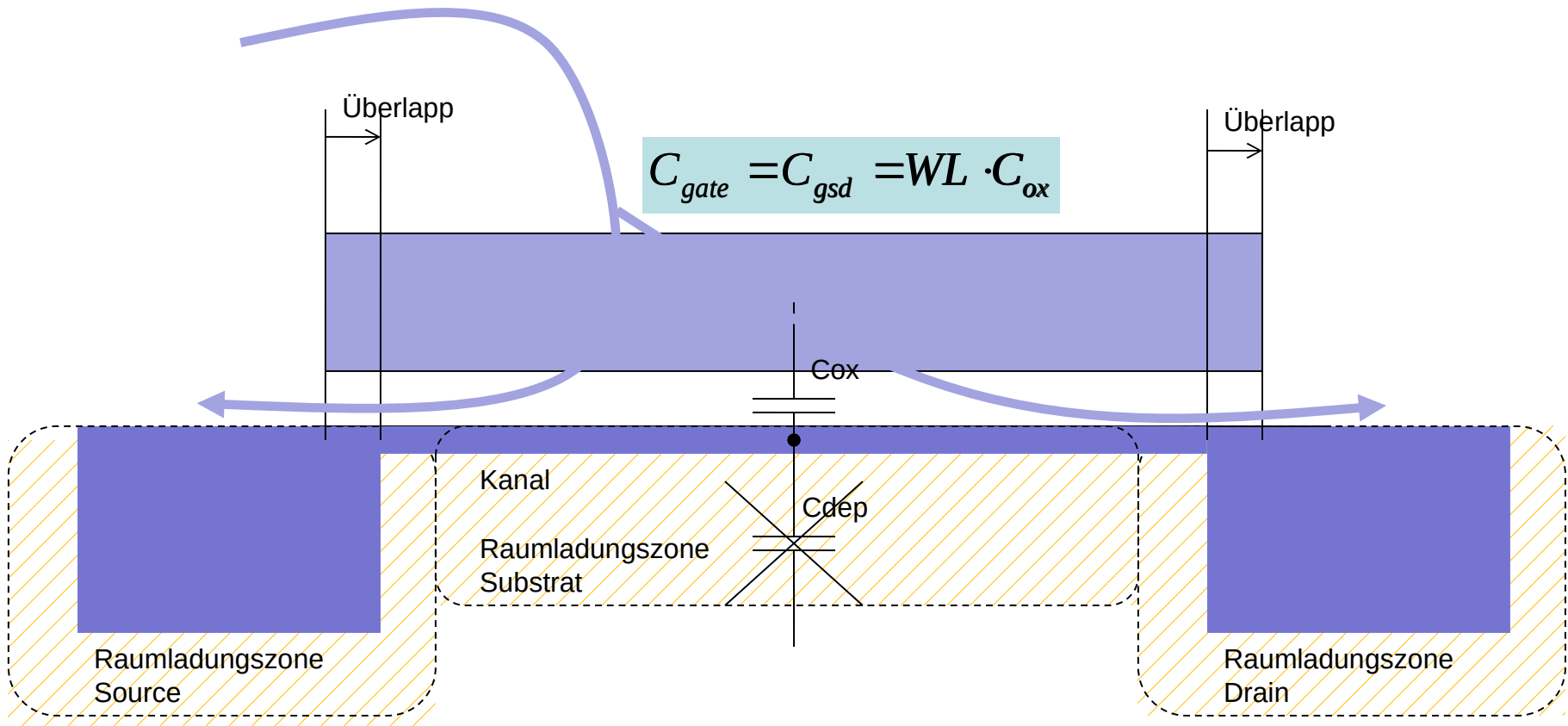
- Oxidkapazität $C_{ox} * W * L$
- Kapazität der Verarmungszone $C_{dep} * W * L$



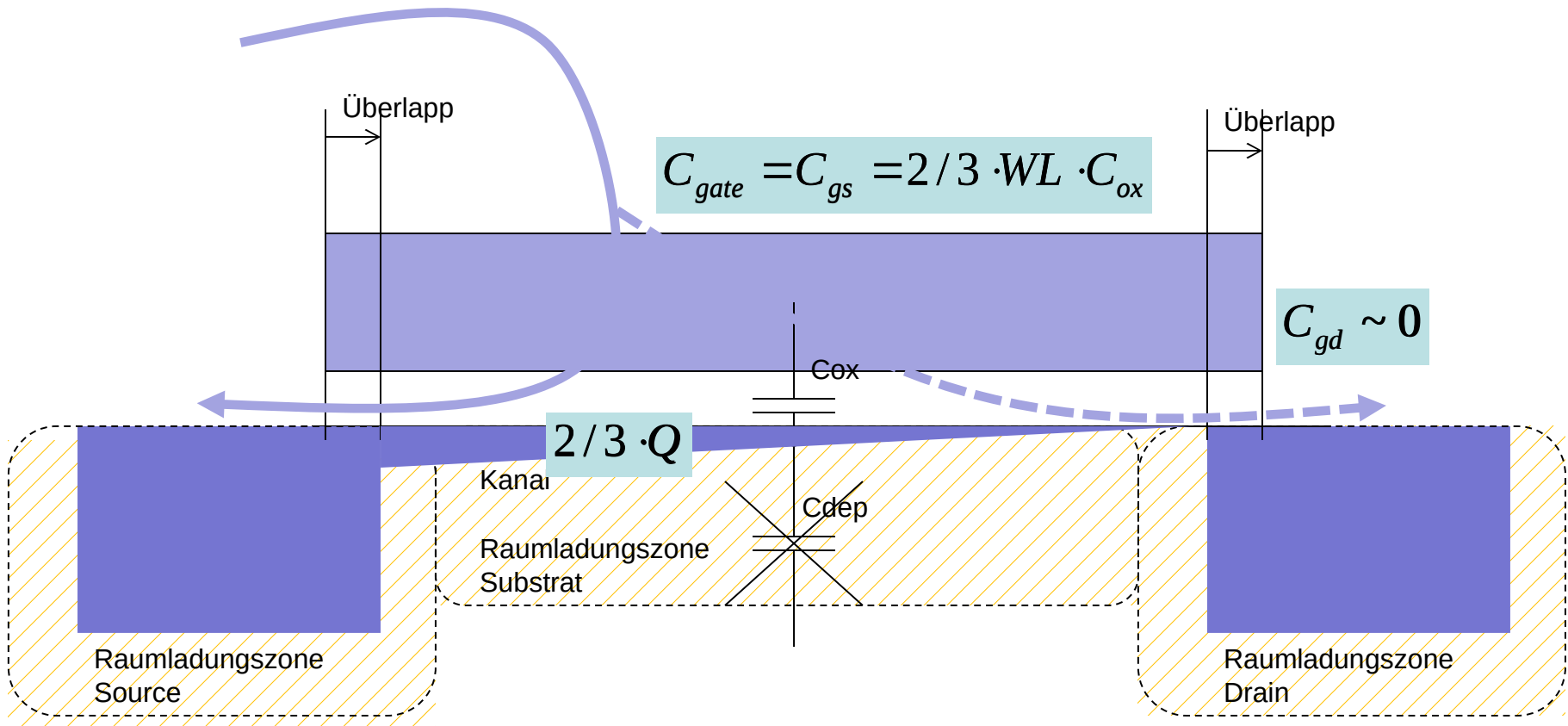
- Die Gate Kapazität ist die Reihenschaltung von C_{ox} und C_{dep}
- Die Kapazität wirkt zwischen dem Gate und dem Substrat



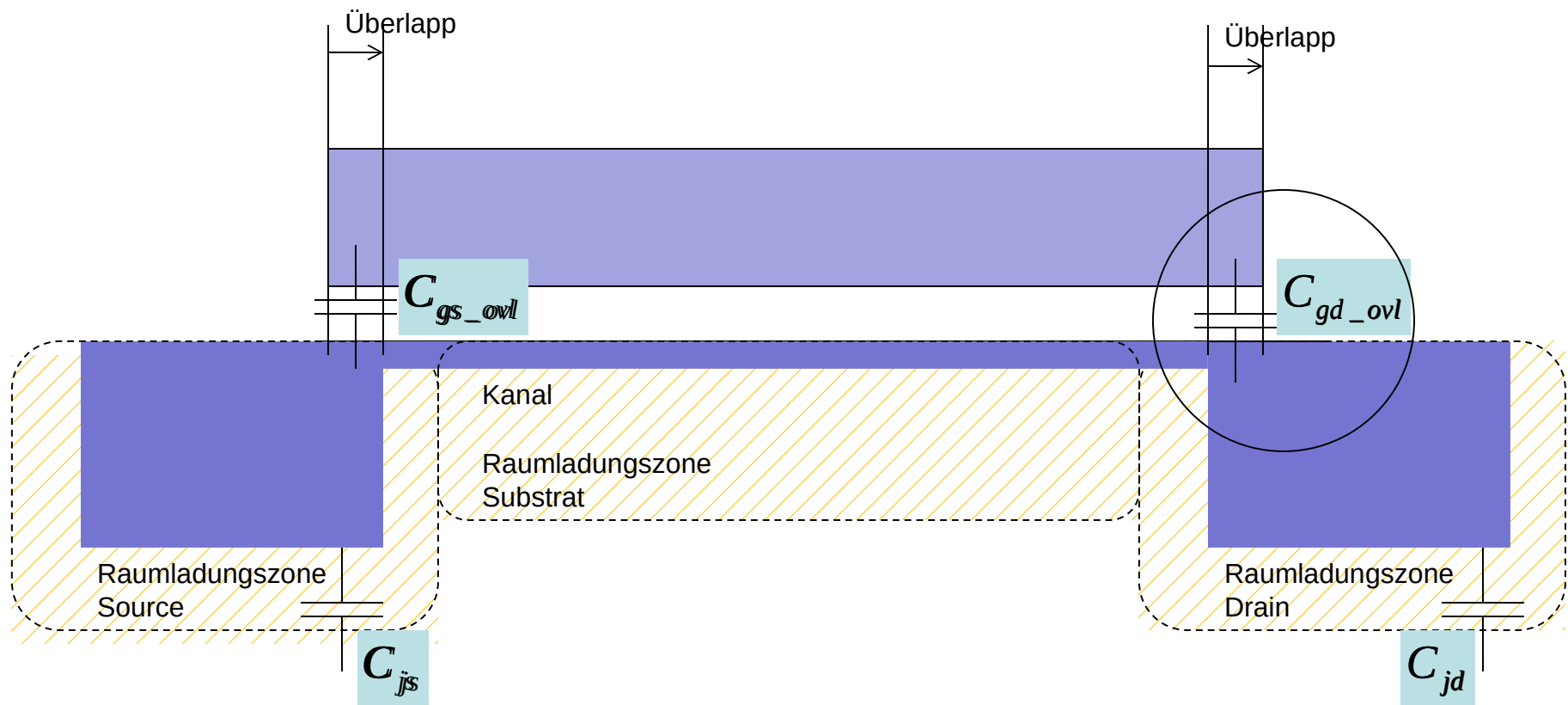
- Die Spannung zwischen den Kontakten von Cdep ist fest
- Die Gate-Kapazität ist also größer als in schwacher Inversion
- Gate-Kapazität wirkt zwischen dem Gate und Source und Drain gleichmäßig



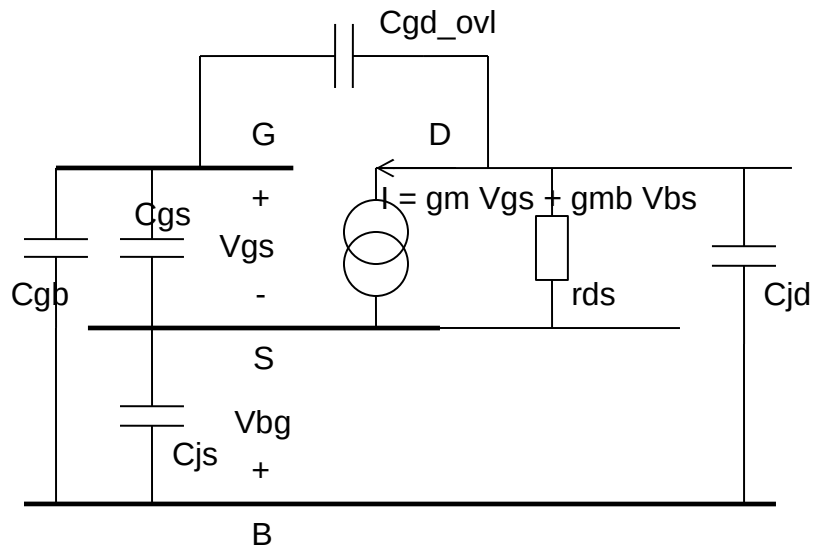
- Da der Kanal in Sättigung von Drain abgekoppelt ist, wirkt die Kapazität nur zwischen Gate und Source
- In erster Näherung keine Kapazität zwischen dem Drain und Gate



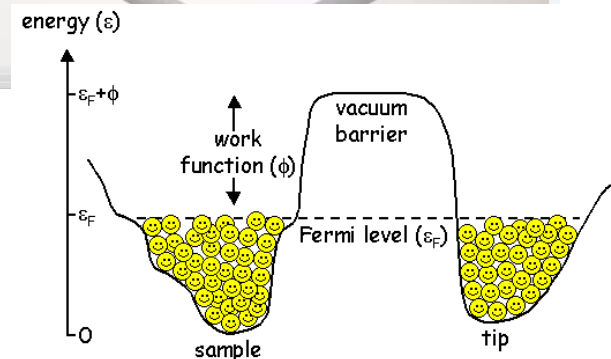
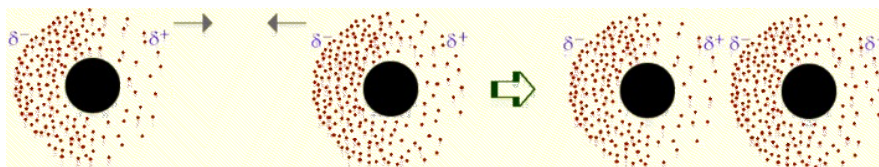
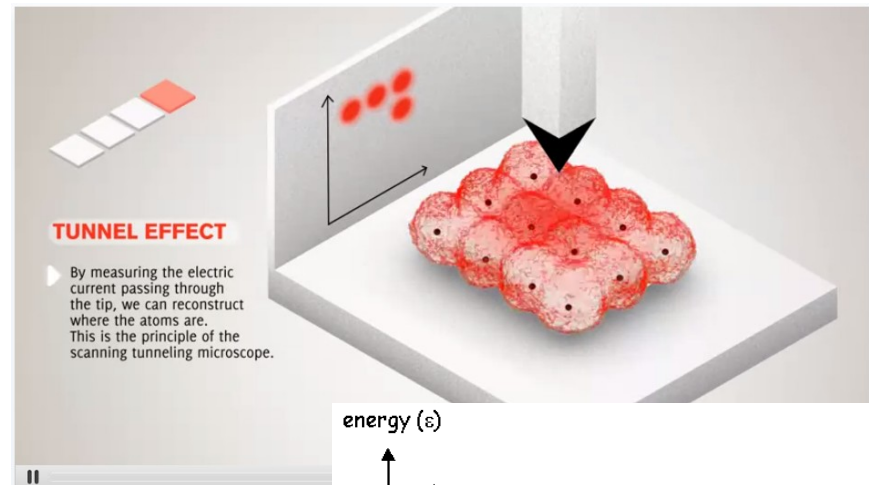
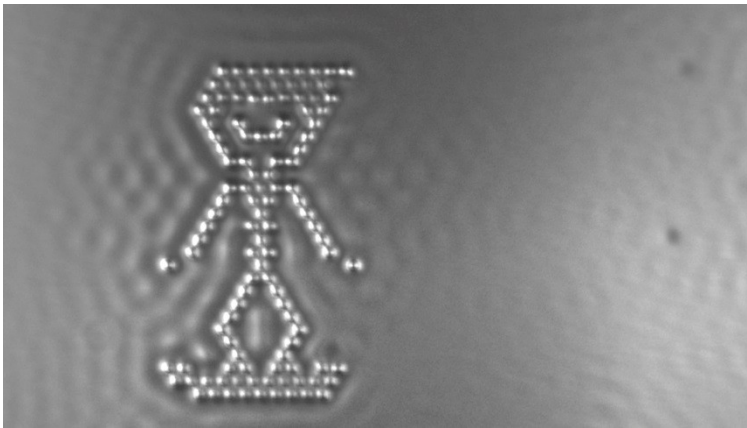
- PN Übergang Kapazitäten (junction Kapazitäten)
- Überlappkapazitäten C_{gs_ovl} und C_{gd_ovl}



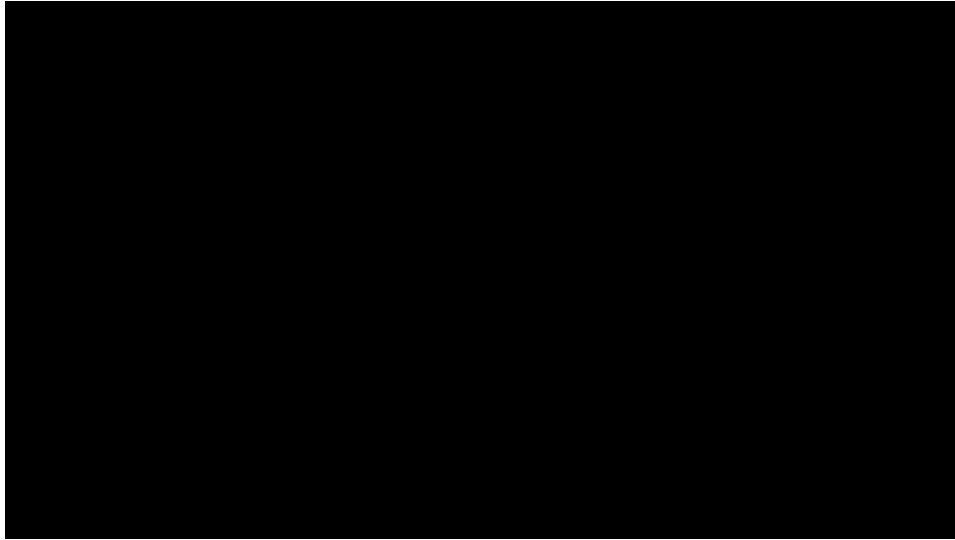
- Das vollständige Kleinsignalmodell des Transistors



- <http://www.research.ibm.com/articles/madewithatoms.shtml#fbid=VkLOSnh6EoF>
- <http://www.soitec.com/en/technologies/smart-cut/>
- http://en.wikipedia.org/wiki/Scanning_tunneling_microscope
- To move a particular atom to a different point on the surface of a sample, you position the STM tip above the atom. You then lower the tip to the point where the van der Waals force is strong enough to make the atom stick to another atom at the end of the STM tip when it's moved latterly
- Besitzt zur Zeit der Annäherung nur ein Atom eine Ladungsverschiebung (Dipol), so kann es bei dem anderen Atom eine Ladungsverschiebung induzieren, so dass wiederum der positiv polarisierte Teil des einen Atoms den negativ polarisierten Teil des anderen Atoms anzieht.

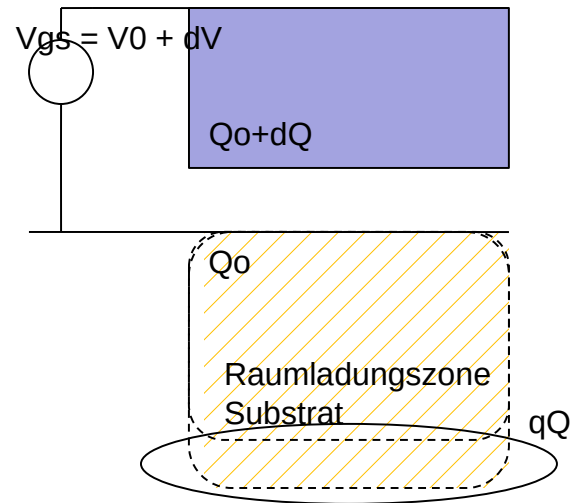
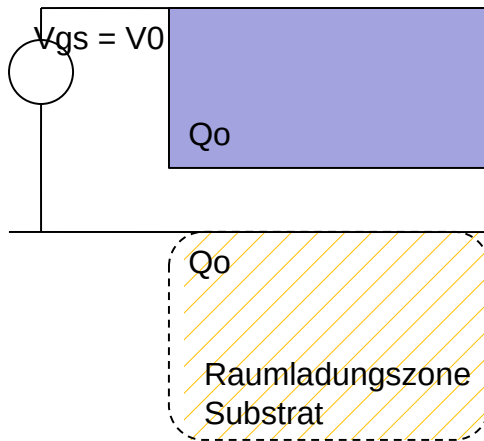


- <https://www.youtube.com/watch?v=oSCX78-8-q0>



- Vielen Dank

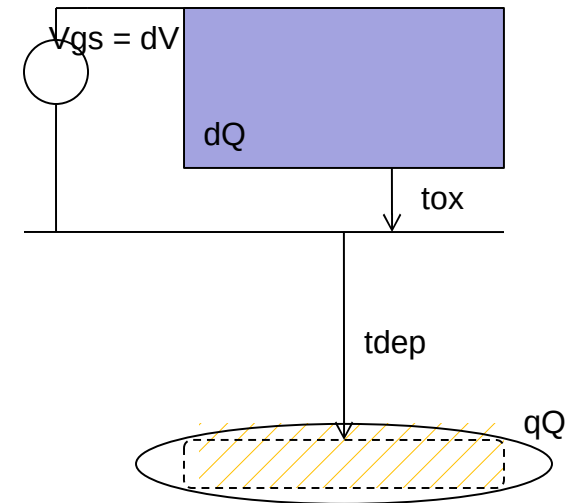
- Dynamische Kapazitäten



$$C_{dynamic} = dQ/dV$$

$$C_{dep_dyn} = \epsilon_{silicon}/t_{dep}$$

Nächste Folie



• ...

$$\frac{dQ}{dV} = C_{dyn}$$

$$C_{dyn} = \frac{\epsilon}{t}$$

$$Q = const \cdot t$$

$$C_{dyn} = const / Q$$

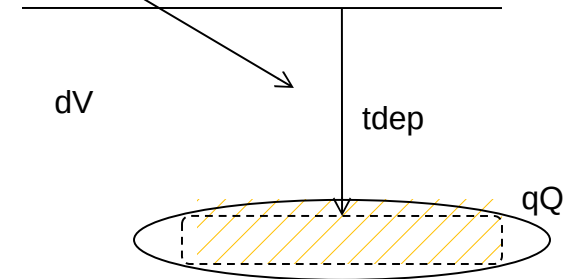
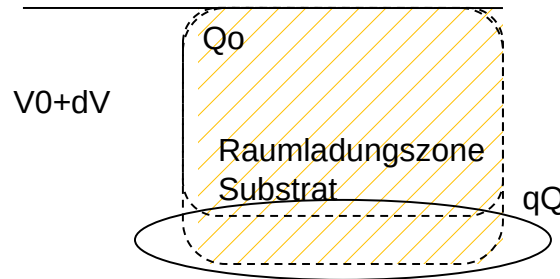
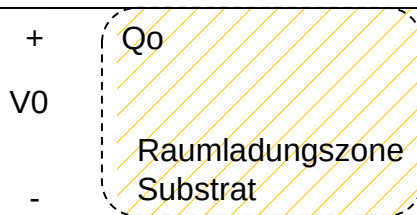
$$\frac{dQ}{dV} = const / Q$$

$$Q dQ = const \cdot dV$$

$$\frac{1}{2} Q^2 = const \cdot V$$

$$Q = \sqrt{2 \cdot const \cdot V}$$

$$C_{dyn} = \frac{dQ}{dV} = \frac{d(\sqrt{2 \cdot const \cdot V})}{dV} = \frac{\sqrt{2 \cdot const \cdot V}}{2\sqrt{V}} = \frac{1}{2} \frac{Q}{V}$$



- Dicke der Raumladungszone und deren Ladung hängen als Quadratwurzel von der Spannung in der Zone V
- Die Ladung der Zone ist durch die Formel $2 \cdot C_{dyn} \cdot V$ gegeben
- Man kann näherungsweise C_{dyn} anstatt normaler Kapazität verwenden
- Wir haben deshalb überall C_{dep_dyn} verwendet

$$Q = \sqrt{2 \cdot \text{const} \cdot V}$$

$$2C_{dyn}V = Q$$

